



**UNIVERSIDAD MICHOACANA DE SAN NICOLÁS
DE HIDALGO**

FACULTAD DE INGENIERÍA ELÉCTRICA
DIVISIÓN DE ESTUDIOS DE POSGRADO

Aplicación de Procesamiento en Paralelo Basado en Threads
en la Determinación de Sags de Voltaje en Sistemas Eléctricos

TESIS

Que para obtener el Grado de

MAESTRO EN CIENCIAS EN INGENIERÍA ELÉCTRICA

Presenta

ARMANDO ANTÚNEZ GARCÍA

DOCTOR EN CIENCIAS EN INGENIERÍA ELÉCTRICA ANTONIO RAMOS PAZ

Director de tesis

DOCTORA EN CIENCIAS EN INGENIERÍA ELÉCTRICA ELISA ESPINOSA JUÁREZ

Co-Directora de tesis

Morelia, Michoacán, Agosto 2014



DIVISIÓN POSGRADO

DEDICATORIA

A Dios, a mis padres, a mi tío Pedro, a mi hermano, mis hermanas, quienes han sido mi guía y el camino para poder llegar hasta este punto en mi vida profesional. Con su ejemplo, dedicación y palabras de aliento nunca decayeron para que yo tampoco lo hiciera, aun cuando todo se complicaba.

A mi novia Karla, que me alentaba a seguir intentando cuando las cosas no salían bien, por tantas veces que te tomabas el tiempo y me mandabas mensajes para despertarme tras noches estrés y desvelo, por tu gran amor y tu infinita comprensión.

A mis amigos, Ericka y Antonio, que no les tocó la parte más pesada y aun así se estresaban...Salud.

A Juan "El Pelón", que te empeñabas en mostrarme el camino correcto, que viera a futuro y no ser conformista...Donde quiera que te encuentres mi amigo

AGRADECIMIENTOS

Al Dr. Antonio Ramos Paz, mi Director de Tesis, por su constante y paciente seguimiento, sus relevantes aportes, críticas y comentarios durante el desarrollo de la investigación.

A la Dra. Elisa Espinosa Juárez, mi Co-Directora de Tesis, por brindar información, producto de su autoría, por sus útiles y profesionales aportes realizados para el área de estudio.

A cada uno de mis sinodales por sus críticas constructivas, por ser estrictos y hacer que esta tesis tenga los menos errores posibles.

A la Universidad Michoacana de San Nicolás de Hidalgo por la oportunidad que me brindó para convertirme en un *zorro* en esta etapa de mi formación profesional; a la División de Estudios de Posgrado de la Facultad de Ingeniería Eléctrica por las finas atenciones que tuvieron para conmigo y hacerme sentir en casa; a CONACYT por los apoyos financieros para cursar mis estudios de posgrado.

CONTENIDO

DEDICATORIA	1
AGRADECIMIENTOS.....	iii
LISTA DE SÍMBOLOS Y ABREVIATURAS.....	vi
LISTA DE FIGURAS.....	viii
LISTA DE TABLAS.....	x
LISTA DE PUBLICACIONES.....	xi
RESUMEN	xii
ABSTRACT	xiii
CAPÍTULO 1	1
ANTECEDENTES	1
1.2 OBJETIVO GENERAL.....	4
1.3 OBJETIVOS PARTICULARES	4
1.4 JUSTIFICACIÓN.....	5
1.5 METODOLOGÍA.....	5
1.6 DESCRIPCIÓN DE LOS CAPÍTULOS	5
CAPÍTULO 2	7
CALIDAD DE LA ENERGÍA Y MÉTODO ANALÍTICO PARA LA ESTIMACIÓN DE SAGS DE VOLTAJE EN SISTEMAS ELÉCTRICOS	7
2.1 FENÓMENOS ELECTROMAGNÉTICOS QUE AFECTAN LA CALIDAD DE LA ENERGÍA	7
2.1.1 FLUCTUACIONES DE VOLTAJE	8
2.1.2 SOBREVOLTAJES TRANSITORIOS	8
2.1.3 INTERRUPCIONES DE ENERGÍA.....	9
2.1.4 RUIDO ELÉCTRICO	10
2.1.5 Armónicas.....	10

2.2 DEPRESIONES DE VOLTAJE (SAGS)	11
2.3 Método Analítico Para La Estimación De Sags De Voltaje Espinosa-Hernández (MAEH) ...	14
2.3.1 FORMULACIÓN DEL MÉTODO MAEH.....	15
CAPÍTULO 3	24
PROCESAMIENTO EN PARALELO Y PROPUESTA DE PARALELIZACIÓN DEL MÉTODO ANALÍTICO MAEH.....	24
INTRODUCCIÓN	24
3.2 THREADS (HILOS).....	25
3.3 SPEED-UP.....	27
3.4 ESQUEMA PARALELO PROPUESTO DEL MÉTODO ANALÍTICO MAEH	28
CAPÍTULO 4	31
CASOS DE ESTUDIO	31
4.2 CASO DE ESTUDIO 1: SISTEMA ELÉCTRICO DE PRUEBA DE 24 NODOS DEL IEEE	33
4.3 CASO DE ESTUDIO 2: SISTEMA ELÉCTRICO DE PRUEBA DE 30 NODOS DEL IEEE	38
4.4 CASO DE ESTUDIO 3: SISTEMA ELÉCTRICO DE PRUEBA DE 57 NODOS DEL IEEE	42
4.5 CASO DE ESTUDIO 4: SISTEMA ELÉCTRICO DE PRUEBA DE 118 NODOS DEL IEEE	47
CAPÍTULO 5	52
CONCLUSIONES Y RECOMENDACIONES PARA TRABAJOS FUTUROS	52
CONCLUSIONES	52
RECOMENDACIONES PARA TRABAJOS FUTUROS	53
REFERENCIAS.....	54
APÉNDICE A.....	60

LISTA DE SÍMBOLOS Y ABREVIATURAS

Valor Cuadrático Medio	$r.m.s$
Controlador Lógico Programable	PLC
Kilo Hertz	kHz
Punto de acoplamiento común.....	PAC
Impedancia de la fuente en el punto de acoplamiento común.....	Z_S
Impedancia entre el punto de acoplamiento común y la falla	Z_F
Voltaje en el punto de acoplamiento común y la falla	V_{sag}
Impedancia del alimentador por unidad de longitud	z
Distancia entre la falla y el punto de acoplamiento común	\mathcal{L}
Corriente directa	CD
Vector de voltaje nodal.....	V_{bus}
Vector de corriente nodal	I_{bus}
Matriz de impedancia nodal	Z_{bus}
Corriente de falla en el nodo i	I_i
Voltaje de prefalla en el nodo i	V_i^0
Elemento ii de la matriz de impedancia nodal.....	Z_{ii}
Voltaje en el nodo m cuando ocurre una falta en el nodo i	V_m
Voltaje de pre-falla en el nodo m	V_m^0
Elemento mi de la matriz de impedancia nodal.....	Z_{mi}
Elementos de la matriz de impedancia nodal.....	Z_{ij}

Impedancia de la línea de transmisión	z_{kj}
Variable que define la posición de la falla	ψ
Distancia entre k y p	L_{kp}
Distancia entre k y j	L_{kj}
Número total de fallas/año en la línea $k-j$	λ_q

LISTA DE FIGURAS

Figura 2.1 Fluctuaciones de voltaje. a) Sags de voltaje. b) Crestas (Swells) (Tomado de la norma IEEE Estandar 1159 de 1995).....	8
Figura 2.2 Transitorios impulsivos (Tomado de la norma IEEE Estándar 1159 de 1995).....	9
Figura 2.3 Interrupción.....	9
Figura 2.4 Ruido eléctrico	10
Figura 2.5 Armónicas	11
Figura 2.6 Sags debido a falla de corto circuito.	12
Figura 2.7 Línea de transmisión entre los nodos k y j	17
Figura 2.8 Gráfica de $V_{ma}(\psi)$ por fallas en la línea $k-j$	18
Figura 2.9 Diagrama de flujo del método analítico MAEH.....	22
Figura 3.1 Un sistema de memoria compartida.....	25
Figura 3.2 Diagrama de flujo para la propuesta de paralelización del método analítico MAEH.....	30
Figura 4.1 Equipo utilizado para las pruebas de procesamiento en paralelo. b) Parte interior del equipo utilizado para las pruebas de procesamiento en paralelo. c) Tipo de procesador con 4 núcleos implementado en el equipo.....	32
Figura 4.2 Sistema de pruebas de 24 nodos del IEEE.....	33
Figura 4.3 Sags/año con fallas en las líneas en el sistema de 24 nodos con rango de voltaje de 0.6 a 0.7 p.u.....	34
Figura 4.4 Sags/año con fallas en las líneas en el sistema de 24 nodos con rango de voltaje de 0.7 a 0.8 p.u.....	35
Figura 4.5 Sags/año con fallas de líneas en el sistema de 24 nodos con rango de voltaje de 0.8 a 0.9 p.u.....	35
Figura 4.6 Sags/año con fallas de líneas en el sistema de 24 nodos con rango de voltaje de 0-0.7, 0-0.8, 0-0.9 p.u.	36
Figura 4.7 Sags/año con fallas en las líneas en el sistema de 24 nodos con rango de voltaje de 0 a 0.9 p.u. y el total de sags/año.	36
Figura 4.8 Sistema de pruebas de 30 nodos del IEEE	39
Figura 4.9 Sags/año con fallas en las líneas en el sistema de 30 nodos con rango de voltaje de 0.6 a 0.7 p.u.....	39

Figura 4.10 Sags/año con fallas en las líneas en el sistema de 30 nodos con rango de voltaje 0.7 a 0.8 p.u.....	40
Figura 4.11 Sags/año con fallas en las líneas en el sistema de 30 nodos con rango de voltaje de 0.8 a 0.9 p.u.....	40
Figura 4.12 Sags/año con fallas en las líneas en el sistema de 30 nodos con rangos de voltaje de 0-0.7, 0-0.8, 0-0.9 p.u.	41
Figura 4.13 Sags/año con fallas de líneas en el sistema de 30 nodos con rangos de voltaje de 0 a 0.9 p.u. y el total de sags/año.	41
Figura 4.14 Sistema de pruebas de 57 nodos del IEEE.....	43
Figura 4.15 Sags/año con fallas de líneas en el sistema de 57 nodos con rango de voltaje 0.6 a 0.7 p.u.....	44
Figura 4.16 Sags/año con fallas en las líneas en el sistema de 57 nodos con rango de voltaje de 0.7 a 0.8 p.u.....	44
Figura 4.17 Sags/año con fallas en las líneas en el sistema de 57 nodos con rango de voltaje de 0.8 a 0.9 p.u.....	45
Figura 4.18 Sags/año con fallas en las líneas en el sistema de 57 nodos con rangos de voltaje de 0-0.7, 0-0.8, 0-0.9 p.u.	45
Figura 4.19 Sags/año con fallas en las líneas en el sistema de 57 nodos con rangos de voltaje de 0 a 0.9 p.u. y el total de sags/año.	46
Figura 4.20 Sistema de pruebas de 118 nodos del IEEE	47
Figura 4.21 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje 0.6 a 0.7 p.u.....	48
Figura 4.22 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje de 0.7 a 0.8 p.u.....	48
Figura 4.23 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje de 0.8 a 0.9 p.u.....	49
Figura 4.24 Sags/año con fallas en las líneas en el sistema de 118 nodos con rangos de voltaje de 0-0.7, 0-0.8, 0-0.9 p.u.	49
Figura 4.25 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje de 0 a 0.9 p.u. y el total de sags/año.	50

LISTA DE TABLAS

Tabla 4.1 Tiempos de ejecución del método analítico MAEH en el sistema eléctrico de 24 nodos	37
Tabla 4.2 Tiempos de ejecución del método analítico MAEH en el sistema eléctrico de 30 nodos	42
Tabla 4.3 Tiempos de ejecución del método analítico MAEH en el sistema eléctrico de 57 nodos	46
Tabla 4.4 Tiempos de ejecución del método analítico MAEH en el sistema eléctrico de 118 nodos	50

LISTA DE PUBLICACIONES

- A. Antúnez-García, A. Ramos-Paz, E. Espinosa-Juárez, C. Ceja-Espinosa, Parallelization of an Analytical Method for the Evaluation of Voltage Sags in Electric Power System, 2014 International Conference on Parallel and Distributed Processing Techniques and Applications PDPTA 2014, 21 al 24 de Julio, Las Vegas, Nevada, Estados Unidos de América.

RESUMEN

En esta tesis se aplican técnicas de procesamiento en paralelo al método analítico Espinosa – Hernández (AMEH) para la estimación de depresiones (SAGS) de voltaje en sistemas eléctricos de potencia trifásicos balanceados. La paralelización de este método analítico se lleva a cabo utilizando programación multi-hilos (POSIX threads).

El algoritmo fue escrito en el lenguaje de programación C, todas las pruebas que fueron realizadas, se hicieron utilizando un sistema operativo basado en Linux llamado XUBUNTU. El método analítico paralelizado se aplicó para analizar los sistemas de prueba del IEEE de 24, 30, 57 y 118 nodos, con el fin de demostrar la operación de dicho método utilizando el procesamiento en paralelo.

Se presenta un análisis comparativo entre el método analítico secuencial y el método analítico paralelizado. Se muestran los resultados de los tiempos de ejecución utilizando varios elementos de proceso, a partir de lo cual se muestra el factor de aceleración que se obtiene en base a la paralelización del método analítico.

Palabras clave: Calidad de la energía, Depresiones de voltaje, procesamiento en paralelo, hilos de ejecución.

ABSTRACT

In this thesis processing techniques are applied in parallel to the analytical method Espinosa - Hernández (Maeh) for estimating voltage depressions (SAGS) three-phase electric power systems balanced. Parallelization of this analytical method is carried out using multi-threaded programming (POSIX threads).

The algorithm was written in the C programming language, all the tests that were done, were done using a Linux based operating system called Xubuntu. The parallelized analytical method was applied to analyze the IEEE test systems 24, 30, 57 and 118 nodes, in order to demonstrate the operation of the method using parallel processing.

A comparative analysis of the sequential analytical method and analytical method parallelized is presented. The results of the execution times using multiple processing elements, from which the acceleration factor obtained based on the parallelizing of the analytical method is displayed.

Key words: Power Quality, Voltage Sags, Parallel Processing, Threads.

CAPÍTULO 1

ANTECEDENTES

La sociedad actual es dependiente del comportamiento de los dispositivos informáticos y motorizados con los que cuenta. El comportamiento de estos sistemas se ve afectado cuando suceden disturbios en el suministro de la energía eléctrica, así como también se afecta el bienestar y los beneficios económicos, generando numerosos problemas tanto a los usuarios como a la empresa suministradora. La empresa suministradora atribuye los problemas a disturbios en la instalación del usuario, mientras que el usuario, normalmente asocia los problemas a deficiencias en las redes de suministro, la mayoría de las veces olvidando las limitaciones que tienen los equipos electrónicos sensibles para operar en el ambiente de las redes eléctricas que ambas partes tienen.

Uno de los principales disturbios que afectan la calidad de la energía son las caídas de voltaje. Este tipo de fenómeno se produce debido a fallas en los sistemas tales como los cortocircuitos.

Lo primero que puso en manifiesto el problema que originaban las caídas de voltaje y la mayoría de los problemas de calidad de la energía, fue la introducción de equipos informáticos. En las instalaciones eléctricas ocurrían un gran número de fallas aparentemente aleatorias que requerían de un gran esfuerzo de mantenimiento.

Los sags de voltaje (también llamados depresiones de voltaje), se definen como una reducción en el valor *r.m.s.* del voltaje para un valor entre 0.1 y 0.9 en *p.u.* durante un periodo de tiempo comprendido entre 0.5 ciclos y 60 segundos [RPMEPQ, 1995].

Los depresiones de voltaje son el problema de la calidad de la energía más presente en los procesos de suministro de energía eléctrica según [GAMBOA, 2007].

Los sags de voltaje en el sistema eléctrico son generados principalmente por [BOLLEN *et al*, 2006]:

- Ocurrencia de cortocircuito en la red.
- Descargas atmosféricas.
- Arranque de motores de gran capacidad.

Los sistemas eléctricos basados en electrónica de potencia no solo son sensibles a las variaciones de voltaje, sino que también causan perturbaciones que afectan a la red eléctrica de suministro. El problema se agrava con el uso de sistemas de mayor eficiencia basados en equipos alimentados o accionados mediante convertidores estáticos de potencia.

El interés en los sags de voltaje se debe fundamentalmente al funcionamiento incorrecto que provocan en numerosos tipos de equipos, tales como: controladores de velocidad, equipos de control de procesos y en las computadoras, notorios por su sensibilidad, algunos de los cuales fallan cuando el voltaje efectivo cae al 90 % durante uno o dos ciclos.

1.1 PROGRAMACIÓN EN PARALELO

La programación en paralelo se define como la división de un trabajo de procesamiento entre múltiples elementos de proceso que operan simultáneamente. El resultado esperado es realizar tal tarea en forma más rápida comparada contra su ejecución en un sistema con un solo elemento de proceso.

El interés de las Ciencias de la Computación en la programación en paralelo inicia en el área de sistemas operativos, donde los segmentos de programa se ejecutan independientemente en paralelismo real o simulado. Conforme la evolución de la tecnología paralela, se han desarrollado nuevos esfuerzos para estudiar los efectos de la concurrencia en sistemas de cómputo paralelo, que es la simultaneidad en la ejecución de múltiples tareas.

La mayoría de la investigación actual en programación paralela se refiere a técnicas para especificar y controlar la concurrencia. Desde el modelado de redes de conexión hasta el desarrollo de algoritmos paralelos. La concurrencia representa una característica integral al desarrollo de programas y se considera desde los primeros pasos del diseño [WERLER y GLAVITSCH, 1993].

Por otro lado, aun cuando el mundo real que se modela es inherentemente paralelo, los programadores se han acostumbrado a usar técnicas de programación secuencial para su estudio. Su interés en paralelismo evoluciona del deseo de mejorar el desempeño de los algoritmos secuenciales, en general aplicados al cómputo numérico a gran escala.

Los programadores desean tomar ventaja del poder computacional que proveen múltiples procesadores, y no de los efectos de la concurrencia. De hecho, los usuarios del paralelismo en realidad desean alto desempeño, no paralelismo. Es por esto que, en lugar de integrar paralelismo a su diseño de programas, tienden a incorporarlo después de probar y revisar sus aplicaciones de alto rendimiento en un ambiente secuencial [MARIÑOS *et al.*, 1994].

En teoría, la programación paralela es simplemente aplicar múltiples procesadores a un solo problema. En la práctica, la programación paralela tiene un alto costo, no solo por el valor de la plataforma de hardware que involucra, sino que además requiere un mayor esfuerzo por parte del programador y diseñador, quien debe programar y entender el problema y su solución en forma paralela para la creación del software necesario. Sin embargo las ventajas que presenta la programación paralela son más que sus desventajas, ya que se puede reducir el tiempo empleado para realizar diversos cálculos, realizar tareas simultáneamente, poder paralelizar la parte que más se crea conveniente, etc. [RICO y RAMOS, 2011].

Las técnicas tradicionales utilizadas para revisar y corregir defectos de la programación y mejorar el desempeño en sistemas secuenciales (de un solo procesador) no son directamente portables o aplicables a la programación paralela. Más aun, es necesario considerar que el ambiente de ejecución paralelo es inherentemente inestable e

impredecible. Tal ambiente de ejecución puede tratarse de un grupo de computadoras personales, estaciones de trabajo, o un sofisticado sistema de cómputo de alto rendimiento [RICO y RAMOS, 2011].

Resulta común que, tras meses de labor para programar una aplicación paralela, se encuentre que ésta arroja resultados incorrectos, o se ejecuta en forma más lenta que su contraparte secuencial, debido a errores en la programación, tamaño del estudio muy rápido, etc. Se hace necesario, entonces, el estudio y el análisis más profundo de las técnicas y experiencias en programación paralela, así como de su enseñanza.

1.2 OBJETIVO GENERAL

Aplicar técnicas de procesamiento en paralelo al Método Analítico Espinosa-Hernández (MAEH) utilizado en la determinación de depresiones de voltaje en sistemas eléctricos, con la finalidad de reducir el tiempo de cómputo en el análisis de redes eléctricas de gran escala.

1.3 OBJETIVOS PARTICULARES

Paralelizar el método analítico MAEH usando técnicas de procesamiento en paralelo basadas en threads (hilos de ejecución), con el correspondiente diseño de la plataforma operativa para el cálculo de depresiones de voltaje de sistemas eléctricos.

Realizar estudios de la evaluación de depresiones de voltaje en sistemas de prueba del IEEE de 24, 30, 57 y 118 nodos.

Realizar estudios comparativos de la evaluación de depresiones de voltaje en sistemas eléctricos, aplicando diferente número de elementos de proceso.

1.4 JUSTIFICACIÓN

La paralelización del método analítico MAEH permite mayor rapidez en la estimación estocástica de depresiones de voltaje comparado con el método analítico utilizado de manera secuencial. Esta rapidez es necesaria en análisis más complejos que requieren de hacer un gran número de estudios de depresiones de voltaje, tales como estimación de estado de depresiones de voltaje, reconfiguración y expansión de redes.

1.5 METODOLOGÍA

Revisión de las diferentes plataformas de procesamiento y selección de la plataforma más adecuada para la paralelización del método analítico MAEH para la estimación de depresiones de voltaje.

Diseño del algoritmo paralelo del método MAEH y su implementación en lenguaje C, y realización de pruebas de su aplicación a distintos sistemas eléctricos de potencia.

Comparación de tiempo de ejecución del método en forma secuencial, con respecto al método paralelizado, con un número diferente de elementos de proceso.

1.6 DESCRIPCIÓN DE LOS CAPÍTULOS

El Capítulo 1 se presenta una introducción a la calidad de la energía, depresiones de voltaje y programación en paralelo; así como también la justificación del método analítico propuesto, los objetivos a alcanzar con la paralelización del mismo y la metodología en que está basado.

En el Capítulo 2 se presenta una definición de calidad de la energía y los fenómenos electromagnéticos que la afectan, dando un enfoque particular a las depresiones de voltaje, y se mencionan los métodos estocásticos de evaluación de depresiones de voltaje, además de la formulación del MAEH y su aplicación.

El Capítulo 3 se describe el procesamiento en paralelo basado en THREADS utilizado para la paralelización del método analítico MAEH y el esquema paralelo propuesto, mostrando como es que se paralelizó dicho método.

En el Capítulo 4 se presentan los resultados y tiempos de ejecución obtenidos con el método analítico MAEH paralelizado, en los estudios realizados a los sistemas eléctricos de potencia de prueba del IEEE de 24, 30, 57 y 118 nodos.

El Capítulo 5 contiene las conclusiones derivadas de la realización de esta tesis y las recomendaciones para trabajos futuros sobre en método analítico MAEH.

CAPÍTULO 2

CALIDAD DE LA ENERGÍA Y MÉTODO ANALÍTICO PARA LA ESTIMACIÓN DE SAGS DE VOLTAJE EN SISTEMAS ELÉCTRICOS

La calidad de la energía se puede definir como la ausencia de sobre voltajes, interrupciones, deformaciones producidas por armónicas en la red y variaciones de voltaje efectivo suministrado al usuario; esto concierne a la frecuencia y la continuidad del servicio eléctrico. La calidad de la energía es un aspecto que requiere de una atención continua, que en años recientes ha sido de mayor importancia, debido al incremento del número de cargas sensibles en los sistemas de distribución, que por sí solas, resultan ser una gran causa de degradación en la calidad de la energía eléctrica.

El objetivo de estudiar la calidad de la energía es encontrar maneras efectivas para corregir los disturbios y variaciones de voltaje en el lado del usuario y proponer soluciones para corregir las fallas que se presentan en el lado del sistema de las compañías suministradoras de energía eléctrica, para lograr con ello un suministro de energía eléctrica con calidad [DUGAN *et al.*, 1996].

2.1 FENÓMENOS ELECTROMAGNÉTICOS QUE AFECTAN LA CALIDAD DE LA ENERGÍA

No existe un consenso en la terminología que define los disturbios más comunes que afectan la calidad de la energía. A continuación, se describen los términos más utilizados y aceptados en este campo, tanto por fabricantes como por usuarios de equipo de monitoreo de la calidad de la energía, como se muestra en [HARPER, 1999] y [ARRIOLA, 1989].

2.1.1 FLUCTUACIONES DE VOLTAJE

Es una disminución momentánea en la magnitud del voltaje eficaz, con una duración que va desde 0.6 ciclos (10 ms) hasta 150 ciclos (2.5 seg), causado por una falla en el sistema de potencia (Figura 2.1 (a)). También existen las crestas de voltaje (Swells) que no son tan comunes (Figura 2.1 (b)); las condiciones de alto o bajo voltaje pueden representarse en circuitos durante la desconexión de cargas de gran tamaño o durante períodos de sobrecargas, respectivamente.

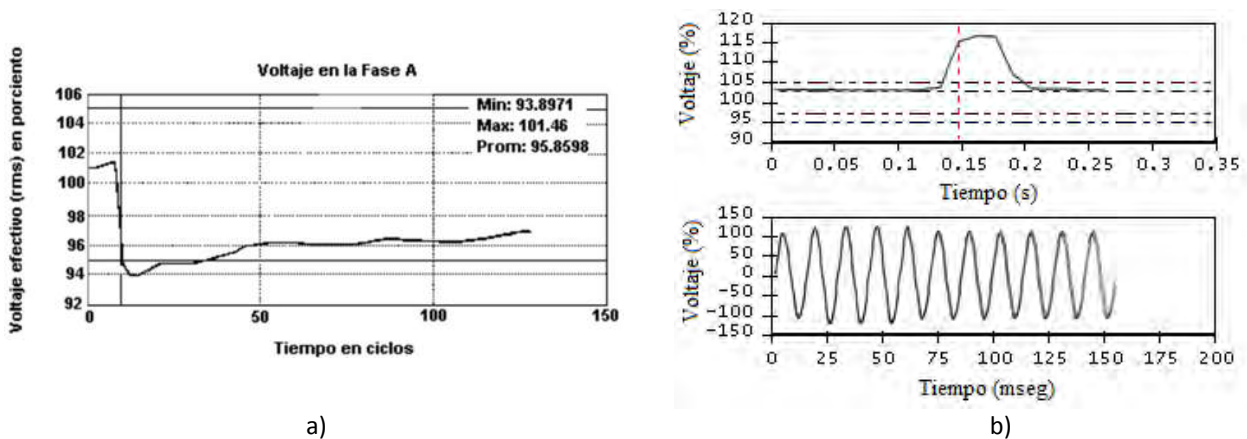


Figura 2.1 Fluctuaciones de voltaje. a) Sags de voltaje. b) Crestas (Swells) (Tomado de la norma IEEE Estándar 1159 de 1995)

2.1.2 SOBREVOLTAJES TRANSITORIOS

Se presentan en forma de impulsos de voltaje corta duración, superpuestos en la señal de alimentación y frecuentemente intermitentes, con una duración menor de 2 ms. Los impulsos pueden tener su origen en maniobra de interruptores, al conectar o desconectar bancos de capacitores para la corrección del factor de potencia y en las descargas atmosféricas, constituyen los llamados picos de voltaje (Figura 2.2).

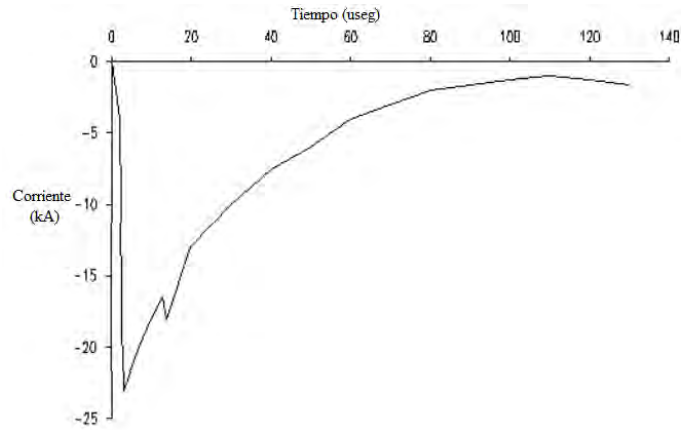


Figura 2.2 Transitorios impulsivos (Tomado de la norma IEEE Estándar 1159 de 1995)

2.1.3 INTERRUPTORES DE ENERGÍA

Las interrupciones temporales de energía, generalmente ocurren por algún disturbio en el sistema eléctrico (ya sea por fallas en el sistema de potencia, fallas en transformadores o generadores, accidentes que involucran la red de distribución) o por sobrecargas en la red de bajo voltaje. Su duración puede ser desde algunos milisegundos hasta varias horas (Figura 2.3).

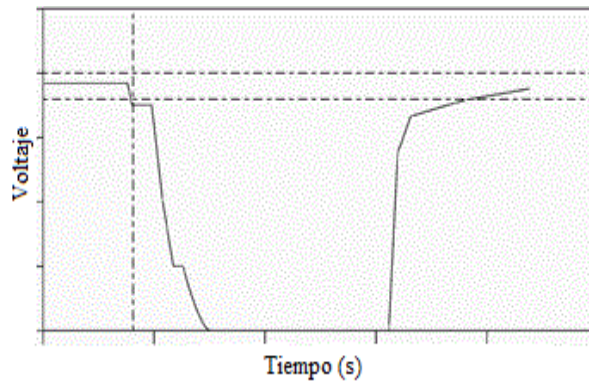


Figura 2.3 Interrupción

2.1.4 RUIDO ELÉCTRICO

El ruido (Figura 2.4) es un voltaje indeseado o corriente superpuesta en el voltaje del sistema de energía eléctrica o forma de onda de la corriente, respectivamente. Puede ser generado por dispositivos electrónicos, sistemas de control, soldadoras de arco, transmisores radiales, etc. Este tipo de ruido afecta a equipos de cómputo, monitores, falla de componentes a largo plazo, etc.

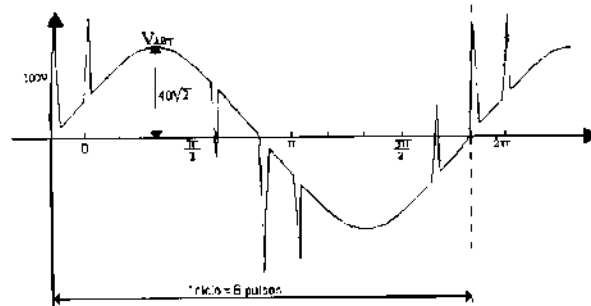


Figura 2.4 Ruido eléctrico

2.1.5 Armónicas

Significa que la forma de onda del voltaje (o corriente) no es una senoidal pura. Esto resulta de la adición de una o más ondas armónicas que se superponen a la onda fundamental (Figura 2.5). La aparición creciente de cargas no lineales en sistemas de distribución, tales como controladores de motores con rectificadores, convertidores estáticos de potencia, hornos de arco, etcétera, ha traído como consecuencia un aumento del contenido de componentes armónicas, que se manifiestan en forma de distorsiones diversas de la forma de onda del voltaje en la red de distribución.

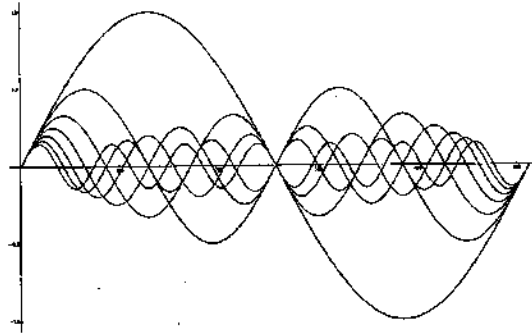


Figura 2.5 Armónicas

2.2 DEPRESIONES DE VOLTAJE (SAGS)

En el sistema eléctrico, son frecuentes los disturbios y los problemas inesperados causados por fenómenos naturales, por operación de la misma red o accidentes. Los problemas de la calidad de la energía no afectan a la mayoría de los usuarios de la energía eléctrica, ya que sus cargas son insensibles a variaciones rápidas en el voltaje de alimentación [HARPER, 1999].

La depresión de voltaje es una disminución momentánea en la magnitud del voltaje *r.m.s.* por debajo del umbral determinado (generalmente del 90%) comprendida entre 0.5 y 30 ciclos, generalmente se originan por la presencia de una falla de cortocircuito en algún punto del sistema, sobrecargas y arranque de grandes motores [BOLLEN, 2000](Figura 2.6).

El *Institute of Electric and Electronics Engineers* (IEEE), en [RPMEPQ, 1995] que trata sobre la monitorización de los fenómenos de calidad de energía eléctrica, clasifica a los sags de voltaje, según su duración, en tres categorías:

- Instantáneos: entre 0.5 ciclos y 30 ciclos.
- Momentáneos: entre 30 ciclos y 3 segundos.
- Temporales: entre 3 segundos y 1 minuto.

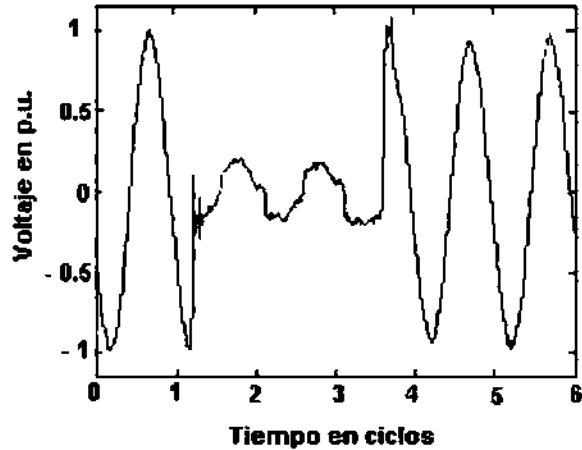


Figura 2.6 Sags debido a falla de corto circuito.

De acuerdo a [RPMEPQ, 1995] las disminuciones de voltaje con duración inferior a 0.5 ciclos no se puede caracterizar por medio de la variación de su valor eficaz y por eso se incluyen dentro de la categoría de fenómenos transitorios.

Las principales características de los sags de voltaje son:

- Magnitud del sag de voltaje: Es el voltaje eficaz existente durante el sag de voltaje en *p.u.* con respecto al voltaje antes del sag de voltaje.
- Caída de voltaje: Es la diferencia entre el voltaje eficaz antes del sag de voltaje y el voltaje eficaz durante el sag de voltaje.
- Duración del sag de voltaje: Tiempo durante el cual el voltaje eficaz es inferior a 0.9 *p.u.* y superior a 0.1 *p.u.* del voltaje nominal.

El análisis de los sags de voltaje puede ser considerada compleja, ya que involucra una diversidad de factores aleatorios que afectan sus características, entre ellos se encuentra [CARVALHO *et al.*, 2002]:

- Tipo de falla
- Impedancia de la falla
- Localización de la falla
- Voltaje de prefalla

- Desempeño del sistema de protección
- Conexión de los transformadores entre el punto de falla y la carga

Los sags de voltaje constituyen el problema de calidad de la energía más frecuente que enfrentan los usuarios industriales, ya que el equipo que se utiliza en la industria (controladores de proceso, variadores de velocidad, robótica, controladores lógicos programables, relés numéricos, contactores de motores entre otros) es más sensible a los sags de voltaje.

Según [HARPER, 1999] es importante señalar la diferencia entre los sags de voltaje y las interrupciones de energía. La interrupción se presenta cuando un dispositivo de protección interrumpe el circuito que alimenta a un determinado usuario, esto ocurre cuando existe una falla en el circuito; los sags de voltaje se generan durante el tiempo que persiste la falla sobre una porción amplia del sistema de potencia, las fallas en alimentadores paralelos o en el sistema de transmisión, sin embargo, el usuario industrial puede percibir estos sags de voltaje como interrupciones del servicio si el equipo sensible sale de servicio o se dispara por efecto de la caída momentánea del voltaje.

En consecuencia, los sags de voltaje son más frecuentes que las interrupciones de servicio y, cuando se cuenta con el equipo sensible a este fenómeno, la frecuencia de los problemas será mucho mayor que para los casos en que los equipos son exclusivamente sensibles a las interrupciones.

La sensibilidad de cada red eléctrica depende principalmente de su topología y de los niveles de las corrientes de cortocircuito, con base a esto, es conveniente contar con herramientas que permitan predecir la duración y la magnitud de los sags de voltaje para fallas en diferentes puntos de la red [CONRAD *et al.*, 1991].

Los sags de voltaje se producen como una consecuencia de la presencia de condiciones de falla en el sistema. En algunas condiciones el arranque de motores puede producir disminución de voltaje, sin embargo, estas disminuciones de voltaje usualmente son de mayor duración a 30 ciclos y la disminución del voltaje es de menor magnitud.

Las fallas debido a los sags de voltaje se pueden presentar tanto en el sistema de suministro como en el interior de la instalación industrial. Los sags de voltaje permanecen hasta que se elimina la falla, mediante la operación de los dispositivos de protección, ya sea con fusibles en los ramales, restauradores sobre la red troncal o por medio del interruptor en la subestación, para el caso de la falla en la red de suministro, o utilizando fusibles o contactores para el caso de las instalaciones industriales.

Para la predicción del número de sags de voltaje que se puedan originar en una red se han propuesto varios métodos tales como:

- Método de las distancias críticas [BOLLEN, 1998].
- Método analítico basado en funciones de densidad de probabilidad [LIM y STRBAC, 2002].
- Método de posición de fallas [QADER, 1999].
- Método analítico Espinosa-Hernández para la estimación de sags de voltaje [ESPINOSA y HERNÁNDEZ, 2006].

Todos los métodos antes mencionados tienen como objetivo determinar el número de sags de voltaje que se originan por año, en cualquier punto de consumo de la red. En esta tesis se hace la implementación del método analítico Espinosa-Hernández con técnicas de procesamiento en paralelo.

2.3 Método Analítico Para La Estimación De Sags De Voltaje Espinosa-Hernández (MAEH)

El método analítico Espinosa- Hernández fue desarrollado por la Dra. Elisa Espinosa Juárez y la Dra. Araceli Hernández, para la determinación de sags de voltaje en los sistemas eléctricos [ESPINOSA y HERNÁNDEZ, 2006].

El método analítico MAEH, debido a su formulación, tiene la gran ventaja de que no requiere de hacer uso de una gran capacidad de recursos computacionales. La

formulación le permite obtener con gran rapidez y precisión los sags/año en un nodo y por lo tanto, si se desea, los sags/año de todos los nodos del sistema bajo estudio; a diferencia de otros métodos para la estimación de sags de voltaje, como el método de posición de fallas, que requieren de un gran número de posiciones de falla para lograr una buena precisión, lo que hace necesario una gran capacidad de recursos computacionales, así como tiempos de ejecución grandes [ESPINOSA y HERNÁNDEZ, 2006].

2.3.1 FORMULACIÓN DEL MÉTODO MAEH

A continuación se muestra la formulación del método MAEH tal como en [ESPINOSA y HERNÁNDEZ, 2006], con la finalidad de explicar el proceso que se paralelizará en esta tesis.

Dado un sistema eléctrico, cuya formulación nodal se expresa como

$$V_{bus} = Z_{bus} I_{bus} \quad (2.1)$$

Donde:

V_{bus} = vector de voltajes nodales

I_{bus} = vector de corrientes nodales

Z_{bus} = matriz de impedancias nodales

Cuando ocurre una falla trifásica en el nodo i , la corriente de falla en dicho nodo se calcula como,

$$I_i = \frac{V_i^0}{Z_{ii}} \quad (2.2)$$

Dónde:

I_i = corriente de falla en el nodo i

V_i^0 = voltaje de prefalla en el nodo i

Z_{ii} = elemento ii de la matriz de impedancia nodal

El voltaje en un nodo del sistema, por ejemplo, el nodo m , cuando ocurre una falla en el nodo i , se calcula como:

$$V_m = V_m^0 - Z_{mi} I_i \quad (2.3)$$

Donde:

V_m = voltaje en el nodo m cuando ocurre una falta en el nodo i

V_m^0 = voltaje de prefalla en el nodo m

Z_{mi} = elemento mi de la matriz de impedancia nodal

Suponiendo un voltaje de prefalla de 1 p.u., y sustituyendo (2.2) en (2.3) se obtiene

$$V_m = 1 - \frac{Z_{mi}}{Z_{ii}} \quad (2.4)$$

Entonces, en el nodo m se tendrá una depresión de voltaje, de magnitud V_m , cuando ocurre una falta en el nodo i .

Por otra parte, el nodo m está expuesto a fallas que pueden ocurrir en cualquier punto del sistema, las fallas que pueden darse tanto en los nodos como en cualquier posición a lo largo de las líneas. Cada nodo y cada línea tiene asociado un índice λ de fallas /año, el cual se conoce estadísticamente.

Por lo tanto, la expresión de la Ecuación (2.4) debe generalizarse para determinar el voltaje en el nodo m cuando la falla no se ha producido en un nodo del sistema, si no en cualquier parte de la línea.

Considérese una línea del sistema bajo estudio, entre los nodos k y j , como se muestra en la Figura 2.7.

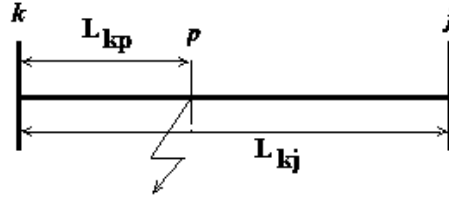


Figura 2.7 Línea de transmisión entre los nodos k y j .

Suponiendo, que ocurre una falla en un nodo ficticio p , situado entre los nodos k y j , como se muestra en la Figura 2.7. Las expresiones que relacionan las impedancias nodales de los nodos m y p , con las de los nodos k y j , son [ESPINOSA y HERNÁNDEZ, 2006]:

$$Z_{mp} = (1 - \psi)Z_{mk} + \psi Z_{mj} \quad (2.5)$$

$$Z_{pp} = (1 - \psi)^2 Z_{kk} + \psi^2 Z_{jj} + 2\psi(1 - \psi)Z_{kj} + \psi(1 - \psi)z_{kj} \quad (2.6)$$

Donde:

$Z_{mk}, Z_{mj}, Z_{kk}, Z_{jj}, Z_{kj}$ = son elementos de la matriz de impedancias nodales.

z_{kj} = impedancia de la línea de transmisión.

ψ = variable que define la posición de la falla.

A su vez,

$$\psi = \frac{L_{kp}}{L_{kj}} \quad (2.7)$$

L_{kp} = distancia entre k y p .

L_{kj} = distancia entre k y j .

De la Ecuación (2.6), se observa que ψ varía de 0 a 1, ya que la falla puede ocurrir en cualquier punto a lo largo de la línea $k - j$, se tomarán valores de 0.1 desde 0 hasta 1.

Entonces, cuando ocurre una falla en el nodo p , de la Ecuación (2.4), considerando la Ecuación (2.5) y la Ecuación (2.6) se obtiene, que el voltaje en un nodo m es:

$$V_m = \frac{(1-\psi)Z_{mk} + \psi Z_{mj}}{(1-\psi)^2 Z_{kk} + \psi^2 Z_{jj} + 2\psi(1-\psi)Z_{kj} + \psi(1-\psi)Z_{kj}} \quad (2.8)$$

Para la estimación del número de sags/año, la Figura 2.8 muestra el valor de la posible evolución del voltaje residual en el nodo m cuando varía la posición de la falla a lo largo de la línea $k - j$.

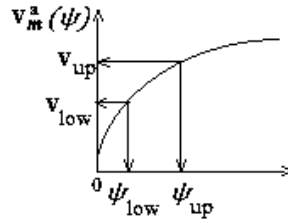


Figura 2.8 Gráfica de $V_m^a(\psi)$ por fallas en la línea $k - j$.

Como se observa de la Figura 2.8, una sag de voltaje en el rango entre V_{low} y V_{up} ocurre cuando se tiene una falla en la posición ψ entre los valores ψ_{low} y ψ_{up} . Entonces, considerando la línea $k - j$, la probabilidad de que ocurra un sag de voltaje de magnitud en el rango comprendido entre V_{low} y V_{up} es equivalente a la probabilidad de que una falla ocurra entre las posiciones dadas por ψ_{low} y ψ_{up} . Esto es [ESPINOSA y HERNÁNDEZ, 2006]:

$$P(V_{low} \leq |V_m^a| \leq V_{up}) = P(\psi_{low} \leq \psi \leq \psi_{up}) \quad (2.9)$$

Donde:

$P(V_{low} \leq |V_m^a| \leq V_{up})$ es la probabilidad de que $|V_m^a|$ esté entre V_{low} y V_{up}

$P(\psi_{low} \leq \psi \leq \psi_{up})$ es la probabilidad de que ψ esté entre ψ_{low} y ψ_{up}

La probabilidad de que ocurra una falla entre las posiciones señaladas está dada por:

$$P(\psi_{low} \leq \psi \leq \psi_{up}) = \int_{\psi_{low}}^{\psi_{up}} g(\psi) d\psi \quad (2.10)$$

Donde:

$P(\psi_{low} \leq \psi \leq \psi_{up})$ es la probabilidad de ψ esté entre ψ_{low} y ψ_{up}

$g(\psi)$ es la función de distribución de probabilidad, asociada a la distribución de fallas a lo largo de la línea.

Frecuentemente, las condiciones ambientales y climatológicas adversas pueden hacer que algunas secciones de las líneas del sistema se encuentren expuestas a mayores índices de fallas que otras. Esto puede tener un impacto considerable en el número de depresiones que tienen lugar en el nodo de interés.

Como se observa de la Ecuación (2.9), para calcular el número de depresiones en un cierto rango de voltaje, considerando distintas distribuciones de fallas en la línea, basta con introducir en la Ecuación (2.9) la expresión $g(\psi)$ que se requiera.

El número de depresiones de voltaje en el nodo m causados por las líneas $k-j$ puede ser calculado como:

$$N_q^a(V_{low} \leq |V_m^a| \leq V_{up}) = \lambda_q P^a(V_{low} \leq |V_m^a| \leq V_{up}) \quad (2.11)$$

Donde:

$N_q^a(V_{low} \leq |V_m^a| \leq V_{up})$ es el número de sags/año con $V_{low} \leq |V_m^a| \leq V_{up}$, cuando una falla ocurre en la línea $k-j$.

λ_q es el número total de fallas/año en la línea $k-j$.

Tomando en cuenta la Ecuación (2.10) y la Ecuación (2.11), La ecuación (2.12) puede ser expresada como:

$$N_q^a(V_{low} \leq |V_m^a| \leq V_{up}) = \lambda_q \int_{\psi_{low}}^{\psi_{up}} g(\psi) d\psi \quad (2.12)$$

En forma análoga, un análisis similar al realizado para la línea $k-j$ debe realizarse para el resto de las líneas del sistema. Entonces, el número de sags de voltaje en el nodo m puede ser calculado adicionando el número de sags estimados en cada línea del sistema,

$$N_m(V_{low} \leq |V_m^a| \leq V_{up}) = \sum_q N_q^a(V_{low} \leq |V_m^a| \leq V_{up}) \quad (2.13)$$

Donde $N_m(V_{low} \leq |V_m^a| \leq V_{up})$ es el número de depresiones de voltaje/año en el nodo, debido a las fallas en todas las líneas del sistema.

La Figura 2.9 muestra el procedimiento para la aplicación del método analítico MAEH para obtener la estimación de sags de voltaje para los nodos del sistema:

1. Se inicia el método analítico MAEH considerando fallas trifásicas.
2. Se leen los archivos con la información para disponer de datos del sistema y de los valores de falla/año (λ_q) de líneas y nodos.
3. Definir la función de distribución de fallas en las líneas $g(\psi)$, cuando la probabilidad de fallas en las líneas es uniforme (todas las líneas están en las mismas condiciones de falla), $g(\psi)=1$, para $0 \leq \psi \leq 1$.
4. Obtener la matriz de admitancia e impedancia nodal.
5. Para cada nodo del sistema se analizarán todas las fallas en las líneas del sistema.
6. El cálculo de sags/año para cada línea del sistema se realiza de la siguiente forma:
 - Se evalúa la Ecuación (2.8) para valores de ψ desde 0 hasta 1 con incremento de 0.1, para obtener el voltaje en el nodo de interés m .
 - Se determina si el comportamiento de $g(\psi)$ es monótonamente creciente, monótonamente decreciente, o creciente y decreciente (curva).

Para comportamiento monótonamente creciente y monótonamente decreciente:

- Obtener los valores de los límites de integración de la Ecuación (2.12) de acuerdo a los rangos de voltaje de interés.
- Obtener $N(V_{low} \leq |V_m^a| \leq V_{up})$ para los rangos de interés, utilizando la Ecuación (2.12).

Si es comportamiento creciente y decreciente:

- Encontrar el valor máximo de V_m y su correspondiente valor ψ . La curva de voltaje se divide en entonces en dos segmentos.
 - Para cada segmento de la curva, se aplica el mismo procedimiento que el comportamiento creciente (para el primer segmento) y el comportamiento decreciente (para el segundo segmento).
 - Al obtener $N(V_{low} \leq |V_m^a| \leq V_{up})$ correspondiente a cada segmento, estos se suman para obtener el total.
7. Ya calculados los valores de sags/año de la línea, se calcularán los sags/año de cada línea del sistema referidas al mismo nodo m .
 8. Ya que se calcularon los sags/año de todas las líneas referidas a un mismo nodo m , se guardan estos valores de los sags/año, se obtienen los sags de voltaje en el nodo m , debido a todas las líneas del sistema mediante la Ecuación (2.13) y se suman al valor de sags/año de fallas en las líneas, obteniendo los sags/año totales referidos a un nodo m .
 9. Se comienza el cálculo de sags/año de todas las líneas referidas al siguiente nodo.
 10. Cuando se obtienen los sags/año totales de todos los nodos del sistema, se finaliza la estimación de sags de voltaje mediante el método analítico MAEH.

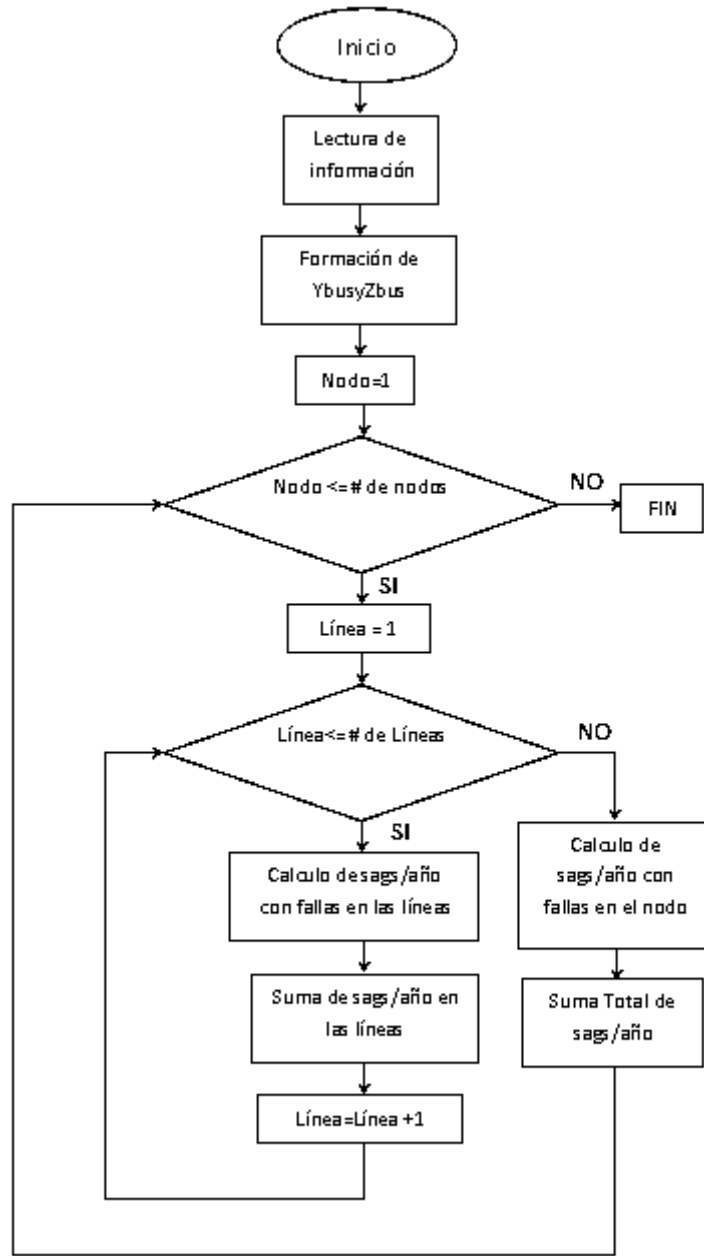


Figura 2.9Diagrama de flujo del método analítico MAEH

De acuerdo con la formulación nodal vista anteriormente, considerando voltajes de prefalla de 1 *p.u.*, el voltaje en un nodo *m* del sistema, cuando ocurre una falla en el nodo *i*, se calcula como:

$$V_m = 1 - \frac{Z_{mi}}{Z_{ii}}$$

Entonces, cuando ocurre la falla en el nodo i , en el nodo m se tiene un sag de voltaje V_m , cuya magnitud se encuentra dentro del rango de interés, ósea $V_{low} \leq V_m \leq V_{up}$; Al obtener $N_m(V_{low} \leq V_m \leq V_{up})$ entonces se le suma el valor λ_i^{nodo} , obteniendo $N_{m\ total}(V_{low} \leq V_m \leq V_{up})$. Este cálculo se repite, obteniéndose los voltajes que aparecen en el nodo m cuando ocurren fallas en todos y cada uno de los nodos del sistema y adicionando el valor de fallas/año del nodo i , al correspondiente valor del rango de sags/año del nodo m [ESPINOSA y HERNÁNDEZ, 2006].

En el Apéndice A, se presenta de manera detallada la forma en que se aplican las ecuaciones antes obtenidas para la aplicación del método analítico MAEH, para la determinación de sags de voltaje de fallas en las líneas de un sistema eléctrico de 5 nodos [[ESPINOSA y HERNÁNDEZ, 2006], [ESPINOSA, 2008].

CAPÍTULO 3

PROCESAMIENTO EN PARALELO Y PROPUESTA DE PARALELIZACIÓN DEL MÉTODO ANALÍTICO MAEH

INTRODUCCIÓN

En la naturaleza se presentan innumerables ejemplos de procesos que se realizan de manera paralela, simultánea o concurrente. En el plano de los sistemas artificiales, la concurrencia es un denominador común, la computadora, el internet, los juegos, en los sistemas sofisticados de los automóviles modernos, las actuales comunicaciones inalámbricas, etc.

Por tales razones, la concurrencia es un fenómeno importante de tratar, ya que permite el desarrollo de sistemas capaces de ejecutar múltiples procesos simultáneamente. A su vez cada proceso se puede componer de múltiples tareas, ejecutándose según ciertas reglas, de manera simultánea. Hasta el momento se han desarrollado programas que realizan una sola tarea, entendiéndose por tarea, un hilo de ejecución (thread), también denominados de flujo único, en contraste con los programas que realizan más de una tarea, o de multitareas o multithreads, denominados de flujo múltiple [KLEIMAN *et al.*, 1992].

Específicamente una tarea se encarga de controlar un único aspecto, dentro de la ejecución de un programa, por ejemplo el manejo de gráficos, las entradas/salidas de archivos en disco, u otros.

Las tareas se diferencian de los procesos, en que las primeras comparten los mismos recursos del programa que las contiene, en tanto los procesos tienen en forma separada su código, así como sus datos.

Un programa de flujo único (single-Thread) utiliza un solo hilo para controlar su ejecución.

Un programa de flujo múltiple o multitarea, utiliza varios contextos de ejecución para realizar su trabajo. Cada tarea se inicia y termina tan pronto como sea posible, lo cual es una facilidad para la entrada de datos en sistemas en tiempo real, especialmente si estos son de diferentes fuentes. En este caso, además del hilo principal del programa en ejecución, este tiene otros hilos, o tareas paralelas en ejecución.

El punto de vista de un programador de un sistema de memoria compartida es aquella en la que todos los núcleos pueden acceder a todas las posiciones de memoria (véase la Figura 3.1). Por lo tanto, un enfoque obvio para el problema de la coordinación del trabajo de los núcleos es especificar que ciertas posiciones de memoria son compartidas. Este es un enfoque muy natural para la programación paralela [FOSTER, 1994].

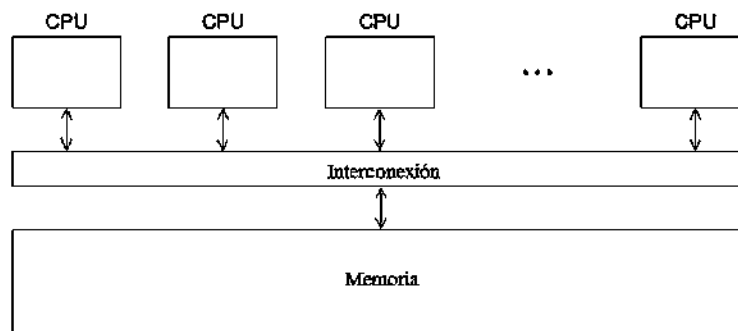


Figura 3.1 Un sistema de memoria compartida.

3.2 THREADS (HILOS)

Un thread (hilo de ejecución), es una característica que permite a una aplicación realizar concurrentemente varias tareas a la vez. Los diferentes threads comparten una serie de recursos principales como son:

- Espacio de memoria

- Los archivos abiertos
- Situación de autenticación

Esta técnica permite simplificar el diseño de una aplicación que debe llevar a cabo distintas funciones simultáneamente; por lo tanto thread es básicamente una tarea que puede ser ejecutada en paralelo con otra tarea [WERLER y GLAVITSCH, 1993].

Los threads que comparten los mismos recursos, son en conjunto conocidos como un proceso. El hecho de que los threads de un mismo proceso compartan los recursos hace que cualquiera de estos threads pueda modificar éstos. Cuando un thread modifica un dato en la memoria, los demás threads acceden a ese dato modificado inmediatamente.

Cada thread cuenta con su propio contador de programa, la pila de ejecución y el estado de CPU (“Central Processing Unit”, Unidad Central de Procesamiento). El proceso sigue en ejecución mientras alguno de los threads siga activo. Cuando el proceso finaliza, todos los threads también han finalizado. Asimismo cuando todos los threads finalizan el proceso termina y se liberan todos los recursos [RICO y RAMOS, 2011].

En la mayoría de los sistemas, un proceso de bloque de memoria es privada: otro proceso no puede acceder directamente a la memoria de un proceso a menos que el sistema operativo intervenga.

Uno de los procesos de usuario no se debe permitir el acceso a la memoria de los procesos de otro usuario. Sin embargo, esto no es lo que se quiere cuando se corren programas de memoria compartida. Como mínimo, se quisiera que ciertas variables estuvieran disponibles para varios procesos, por lo que los procesos de memoria compartida suelen permitir un acceso mucho más fácil a la memoria de los demás. Asimismo, a menudo comparten cosas como el acceso a la salida estándar. Esto puede ser relativamente fácil de arreglar iniciando un proceso único y luego tener el proceso de iniciar estos procesos más ligeros. Por esta razón, a menudo se denominan procesos ligeros.

Al igual que los procesos, los threads pueden sincronizarse para evitar problemas de compartimiento de recursos. Generalmente, cada thread tiene una tarea específica y determinada, como forma de aumentar la eficiencia del uso del procesador.

La implementación particular que se usará se llama POSIX threads o, más a menudo, Pthreads. POSIX es un estándar, por ejemplo, sistemas operativos similares a Unix-like, Linux y Mac OS X. Se especifica una interfaz de programación de aplicaciones (API) para la programación multiproceso [BUTENHOF, 1997].

Pthreads no es un lenguaje de programación (como C o Java). Más bien, como MPI (Message Passing Interface) (Interfaz de Paso de Mensajes), Pthreads especifica una biblioteca que puede estar relacionada con los programas de C a diferencia de MPI, los Pthreads de API sólo están disponibles en sistemas POSIX en Linux, Mac OS X, Solaris, HP-UX, etc. También a diferencia de MPI, hay una serie de otras especificaciones ampliamente utilizados para la programación multiproceso: hilos de Java, hilos de Windows e hilos de Solaris. Sin embargo, todas las especificaciones de hilos apoyan las mismas ideas básicas [BUTENHOF, 1997].

3.3 SPEED-UP

La eficiencia del algoritmo paralelo se mide en términos de tiempo de cálculo utilizando un elemento de proceso entre el tiempo de cálculo utilizando p elementos de proceso, esta relación es conocida como *Speed-Up* (S).

$$S = \frac{T_1}{T_p} \quad (3.1)$$

donde:

T_1 =tiempo de ejecución con un elemento de proceso.

T_p =tiempo de ejecución con p elementos de proceso.

Usando esta métrica de ejecución se asegura que la reducción de tiempo de ejecución es independiente de las características de la computadora.

3.4 ESQUEMA PARALELO PROPUESTO DEL MÉTODO ANALÍTICO MAEH

El esquema propuesto para la paralelización del método analítico MAEH es como el que se observa en la Figura 3.2, donde se ha seccionado el método y se asignan las áreas de paralelización. Por lo tanto, el programa queda de la siguiente forma:

1. Se inicia el método analítico MAEH considerando fallas trifásicas.
2. Se leen los archivos con la información para disponer de datos del sistema y de los valores de falla/año (λ_q) de líneas y nodos.
3. Definir la función de distribución de fallas en las líneas $g(\psi)$, cuando la probabilidad de fallas en las líneas es uniforme (todas las líneas están en las mismas condiciones de falla), $g(\psi)=1$, para $0 \leq \psi \leq 1$.
4. Obtener la matriz de admitancia e impedancia nodal.
5. Para cada nodo del sistema se analizaran todas las fallas en las líneas del sistema.
6. Se divide el número de líneas del sistema entre el número de elementos de proceso (en este caso threads) que se tienen, para la asignación del número de líneas a cada thread. Es aquí donde el método analítico se secciona para paralelizar el cálculo de sags/año de las líneas y calcular simultáneamente los sags/año de todas las fallas en las líneas referidas al mismo nodo m .
7. El cálculo de sags/año para cada línea del sistema se realiza de la siguiente forma:
 - Se evalúa la Ecuación (2.8) para valores de ψ desde 0 hasta 1 con incremento de 0.1, para obtener el voltaje en el nodo de interés m .
 - Se determina si el comportamiento de $g(\psi)$ es monótonamente creciente, monótonamente decreciente, o creciente y decreciente (curva).

Para comportamiento monótonamente creciente y monótonamente decreciente:

- Obtener los valores de los límites de integración de la Ecuación 2.12 de acuerdo a los rangos de voltaje de interés.
- Obtener $N(V_{low} \leq |V_m^a| \leq V_{up})$ para los rangos de interés, utilizando la Ecuación (2.12).

Si es comportamiento creciente y decreciente:

- Encontrar el valor máximo de V_m y su correspondiente valor ψ . La curva de voltaje se divide en entonces en dos segmentos.
- Para cada segmento de la curva, se aplica el mismo procedimiento que el comportamiento creciente (para el primer segmento) y el comportamiento decreciente (para el segundo segmento).
- Al obtener $N(V_{low} \leq |V_m^a| \leq V_{up})$ correspondiente a cada segmento, estos se suman para obtener el total.

8. Ya que se calcularon los sags/año de todas las líneas referidas a un mismo nodo m , se guardan estos valores de los sags/año, se obtienen los sags de voltaje en el nodo m , debido a todas las líneas del sistema mediante la Ecuación (2.13) y se suman al valor de sags/año de fallas en las líneas, obteniendo los sags/año totales referidos a un nodo m .
9. Se comienza el cálculo de sags/año de todas las líneas referidas al siguiente nodo.
10. Cuando se obtienen los sags/año totales de todos los nodos del sistema, se finaliza la estimación de sags de voltaje mediante el método analítico MAEH.

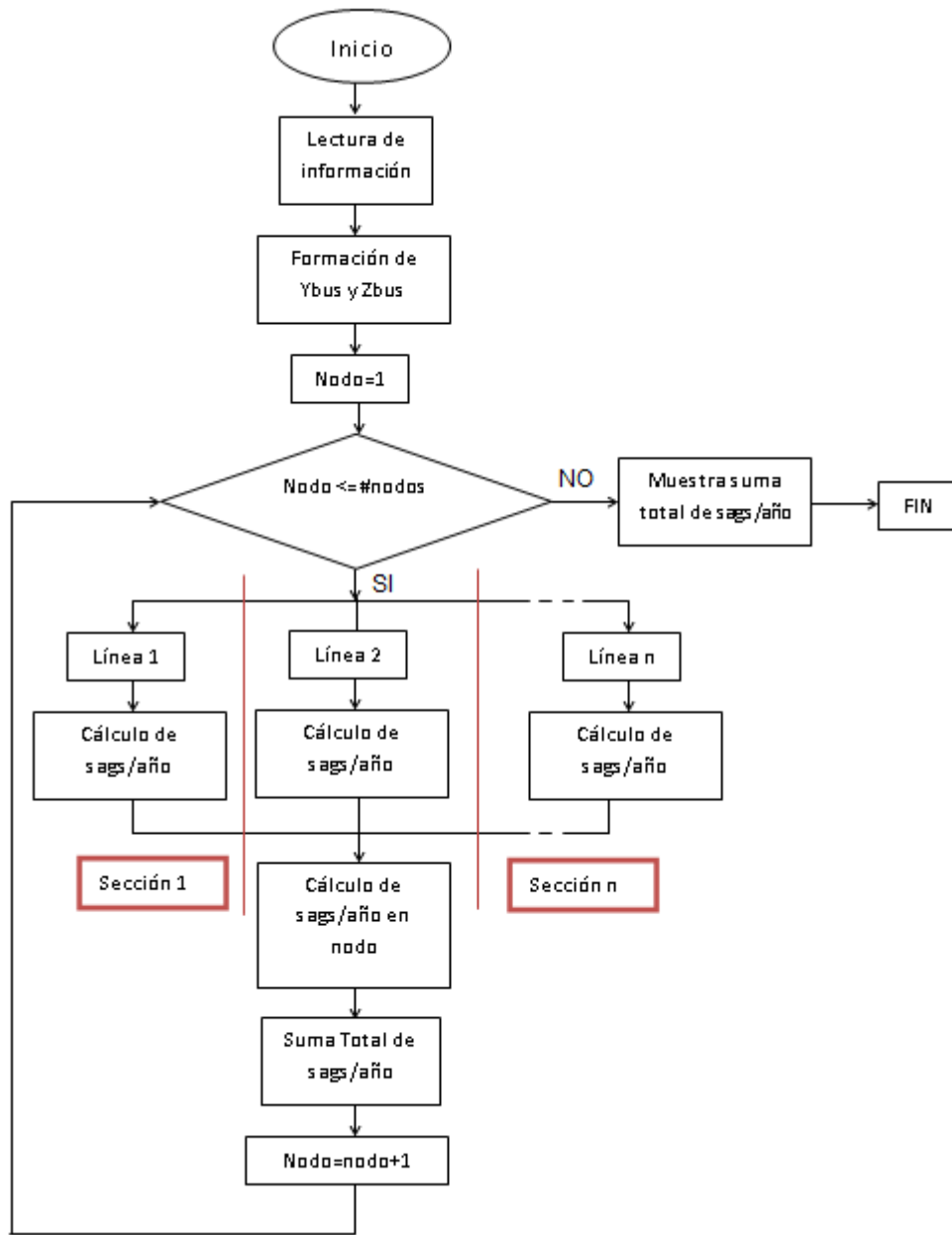


Figura 3.2 Diagrama de flujo para la propuesta de paralelización del método analítico MAEH

CAPÍTULO 4

CASOS DE ESTUDIO

A continuación se presentan el análisis de cuatro sistemas de potencia del IEEE de 24, 30, 57 y 118 nodos, los datos de los sistemas de prueba se encuentran disponibles en [CHRISTIE, 2003].

Se muestran en forma de gráficas los resultados obtenidos, las cuales constan desags/año en las fallas de las líneas, en los cuales se muestran 3 rangos diferentes de sags (0.6-0.7 p.u., 0.7-0.8 p.u. y 0.8-0.9 p.u.), sags/año en las fallas de los nodos y sags/año totales del sistema, también se muestra en las tablas la diferencia de los valores de tiempo de ejecución del método analítico MAEH, utilizando hasta cuatro hilos de proceso.

La paralelización del método analítico MAEH fue hecha usando programación multi-Thread (POSIX Threads). POSIX es un estándar para sistemas operativos UNIX-Like el cual especifica una interfaz de programación para la aplicación de programación multi-Thread [BUTENHOF, 1997].

El algoritmo fue escrito en lenguaje de programación C, todas las pruebas fueron desarrolladas utilizando el sistema operativo GNU/Linux. El equipo de computo utilizado para la ejecución de todos los casos de estudio presentado en esta tesis fue un servidor HP con un procesador Intel (R) Xeon (R) E5405 con dos procesadores con cuatro núcleos cada uno de ellos, con una velocidad de proceso de 2.0 GHz.



a)



b)



c)

Figura 4.1 Equipo utilizado para las pruebas de procesamiento en paralelo. b) Parte interior del equipo utilizado para las pruebas de procesamiento en paralelo. c) Tipo de procesador con 4 núcleos implementado en el equipo.

En la Figura 4.1 a), en la Figura 4.1 b) y en la Figura 4.1 c), se puede observar el equipo con el cual se realizaron las pruebas de procesamiento en paralelo, el interior del equipo que se está utilizando y el tipo de procesador con 4 núcleos.

4.2 CASO DE ESTUDIO 1: SISTEMA ELÉCTRICO DE PRUEBA DE 24 NODOS DEL IEEE

El sistema de prueba de 24 nodos del IEEE [CHRISTIE, 1993] como se puede observar en la Figura 4.2 está compuesto por 33 líneas, 5 transformadores y 10 generadores. Para este estudio se consideran fallas trifásicas balanceadas, la posición de la falla (ψ) varía de 0 hasta 1 con incremento de 0.1 y un índice de falla/año $\lambda = 1$ utilizado en [ESPINOSA y HERNÁNDEZ, 2006] para todas las líneas.

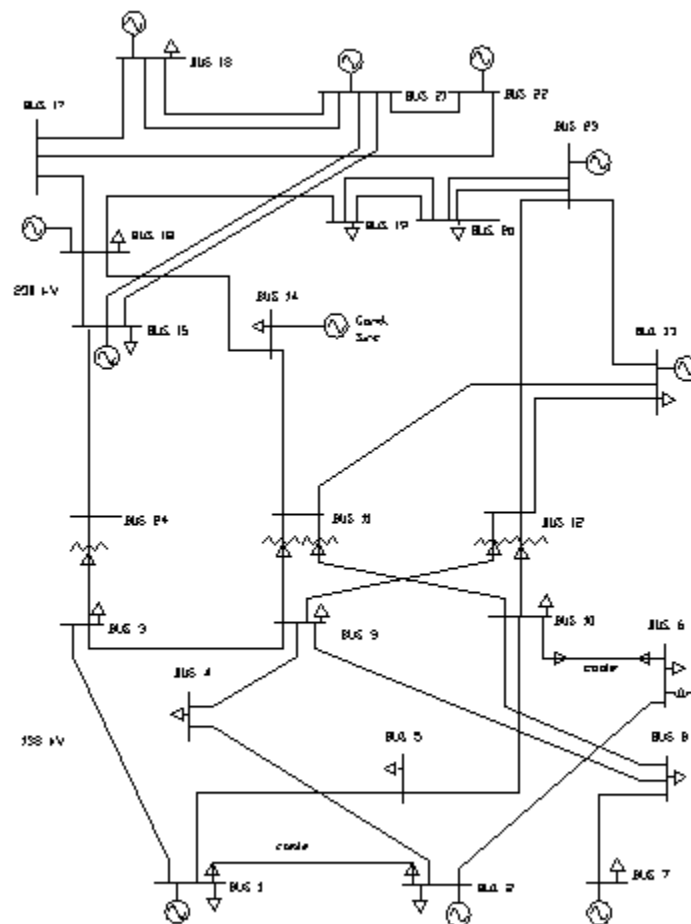


Figura 4.2 Sistema de pruebas de 24 nodos del IEEE

En la Figura 4.3, Figura 4.4 y Figura 4.5 se muestran los resultados de los sags/año en el rango de voltaje de 0.6 a 0.7, de 0.7 a 0.8 y 0.8 a 0.9 p.u., respectivamente. Los rangos de estos sags de voltaje son los de mayor interés, ya que son los de rango de voltaje más grande y son los que más suelen causar mal funcionamiento a los equipos sensibles del usuario final. Como se puede observar en estas figuras, los nodos que presentan mayor número de sags son los que topológicamente se encuentran más alejados de los generadores, sin embargo también se deben de tomar en cuenta otros aspectos tales como la impedancia de la línea, el índice de probabilidad de fallas/año de la línea, etc.

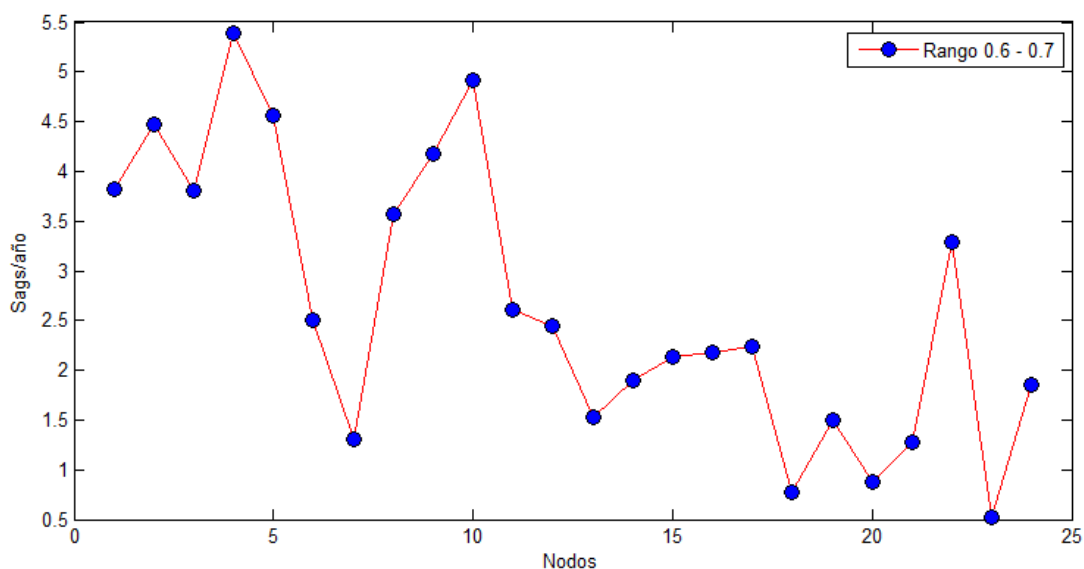


Figura 4.3 Sags/año con fallas en las líneas en el sistema de 24 nodos con rango de voltaje de 0.6 a 0.7 p.u.

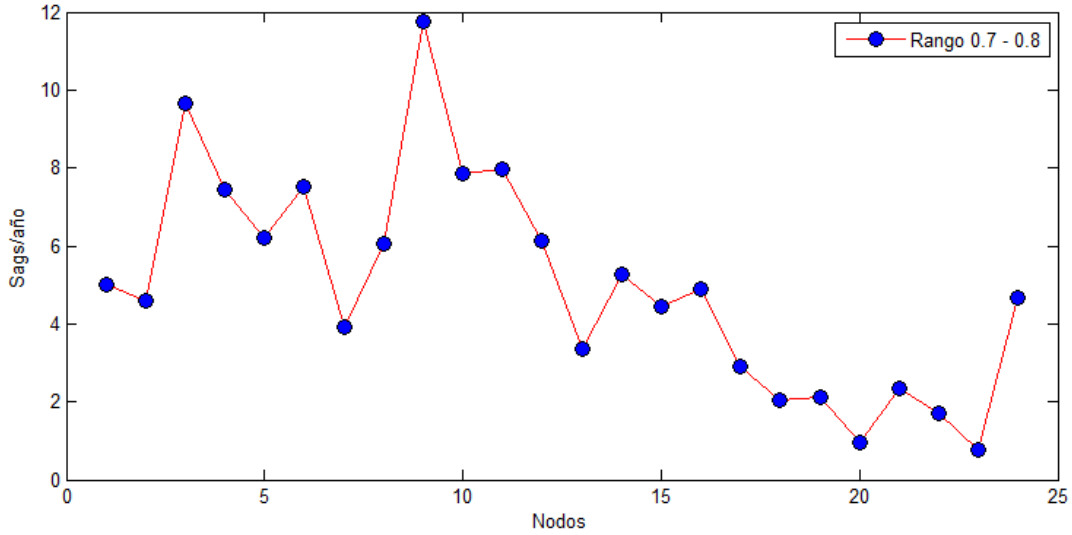


Figura 4.4 Sags/año con fallas en las líneas en el sistema de 24 nodos con rango de voltaje de 0.7 a 0.8 *p.u.*

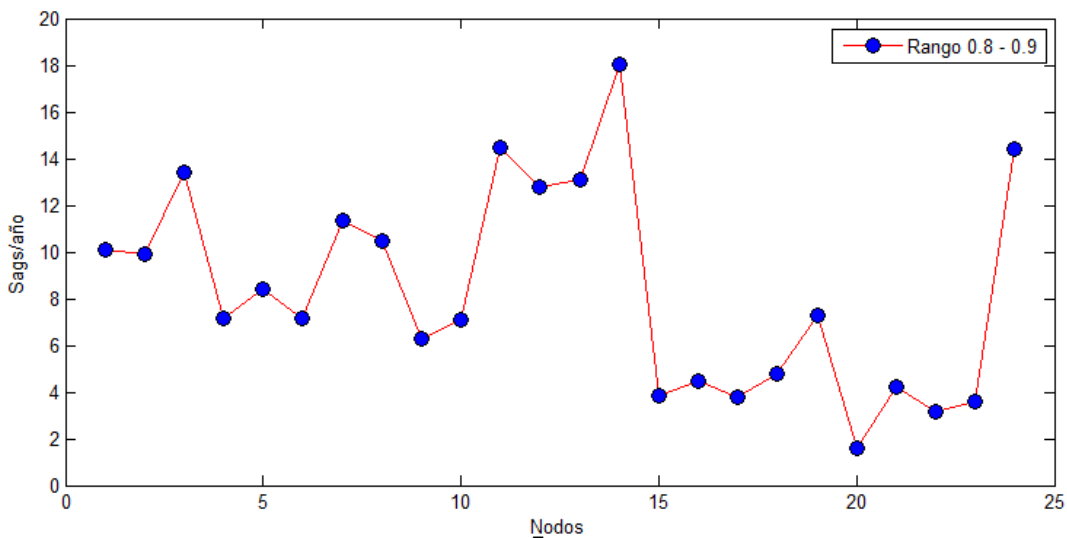


Figura 4.5 Sags/año con fallas de líneas en el sistema de 24 nodos con rango de voltaje de 0.8 a 0.9 *p.u.*

La Figura 4.6 muestra la diferencia entre los valores de sags/año entre los rangos de voltaje de 0 a 0.7, 0 a 0.8 y 0 a 0.9 *p.u.*, se puede observar la diferencia en el incremento de sags de voltaje por nodo, es decir, se puede ver la adición de sags con rangos de voltaje mayores, esta diferencia se puede observar del rango de voltaje de 0 a 0.7 *p.u.* al rango de 0 a 0.9 *p.u.*

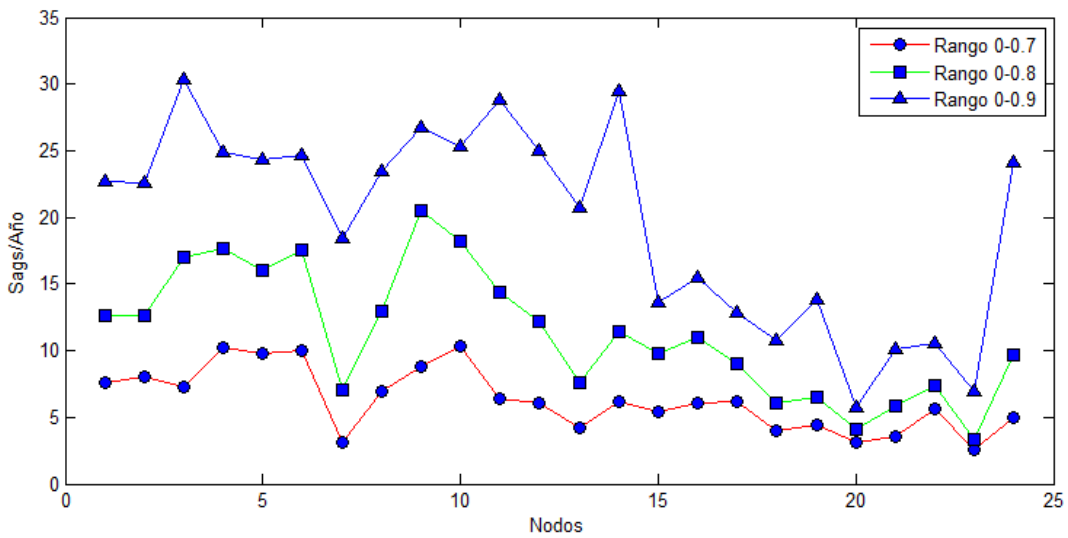


Figura 4.6 Sags/año con fallas de líneas en el sistema de 24 nodos con rango de voltaje de 0-0.7, 0-0.8, 0-0.9 p.u.

En la Figura 4.7 se observan los sags/año totales, que son la suma de sags/año de fallas en las líneas más la adición sags/año de fallas en los nodos, junto con los sags/año con rango de 0 a 0.9 p.u., que representan el total de los sags/año con fallas en las líneas.

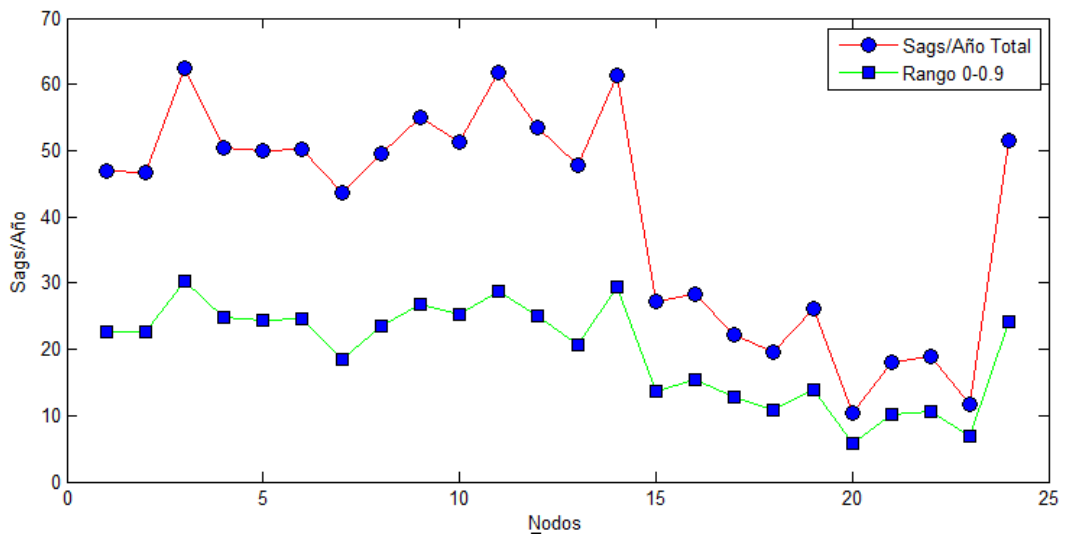


Figura 4.7 Sags/año con fallas en las líneas en el sistema de 24 nodos con rango de voltaje de 0 a 0.9 p.u. y el total de sags/año.

En la Tabla 4.1 se muestran los tiempos de ejecución, expresados en segundos, del método analítico MAEH utilizando un número diferente de hilos de proceso. El análisis de manera secuencial equivale a utilizar un solo elemento de proceso (en este caso un thread). El uso de un solo thread genera un Speed-up de 1.0. Un uso de un solo thread equivale a la ejecución secuencial del programa.

De la Tabla 4.1 se observa que el uso de dos, tres y cuatro threads, genera un Speed-Up de 1.33. Esto significa que el programa paralelo se ejecuta 1.33 veces más rápido que su contraparte secuencial.

Tabla 4.1 Tiempos (seg) de ejecución del método analítico MAEH en el sistema eléctrico de 24 nodos.

Threads	Tiempo (seg)	Speed- Up
1	0.0040	1.00
2	0.0030	1.33
3	0.0030	1.33
4	0.0030	1.33

Los valores de la Tabla 4.1 se obtienen de la Ecuación (3.1), mostrada en el capítulo 3, la cual se aplicará a manera de ejemplo para la obtención de los valores del Speed-up que muestra la tabla antes mencionada:

Para cuando se utiliza 1 thread se obtiene:

$$S = \frac{T_1}{T_p} = \frac{0.0040}{0.0040} = 1$$

Este valor obtenido es lo mismo que el tiempo y el Speed-up que se obtiene al hacer el análisis de manera secuencial.

Cuando se utilizan 2 threads se obtiene:

$$S = \frac{0.0040}{0.0030} = 1.333$$

El tiempo de ejecución al utilizar 2 threads disminuyó y por lo tanto el valor del Speed-up incremento, en este caso a 1.333, es decir que con 2 threads el programa paralelizado es 33% más rápido que el programa de manera secuencial.

Para este caso, el tiempo de ejecución ya no cambia conforme cambia el número de threads.

En estos sistemas no se puede apreciar un cambio en la rapidez del programa, sin embargo, si este sistema fuera aplicado en un estudio donde sea repetitiva la estimación de sags de voltaje, se vería la diferencia ya que se estaría teniendo una rapidez del 33% para cualquier número de estudios que se hicieran, esta ventaja se podrá observar de mejor manera en un número grande de estudios.

4.3 CASO DE ESTUDIO 2: SISTEMA ELÉCTRICO DE PRUEBA DE 30 NODOS DEL IEEE

El sistema de prueba de 30 nodos del IEEE [CHRISTIE, 1993] como se puede observar en la Figura 4.8 está compuesto por 34 líneas, 6 transformadores y 8 generadores. Se consideran fallas trifásicas balanceadas y un índice de falla/año $\lambda=1.0$ para todas las líneas.

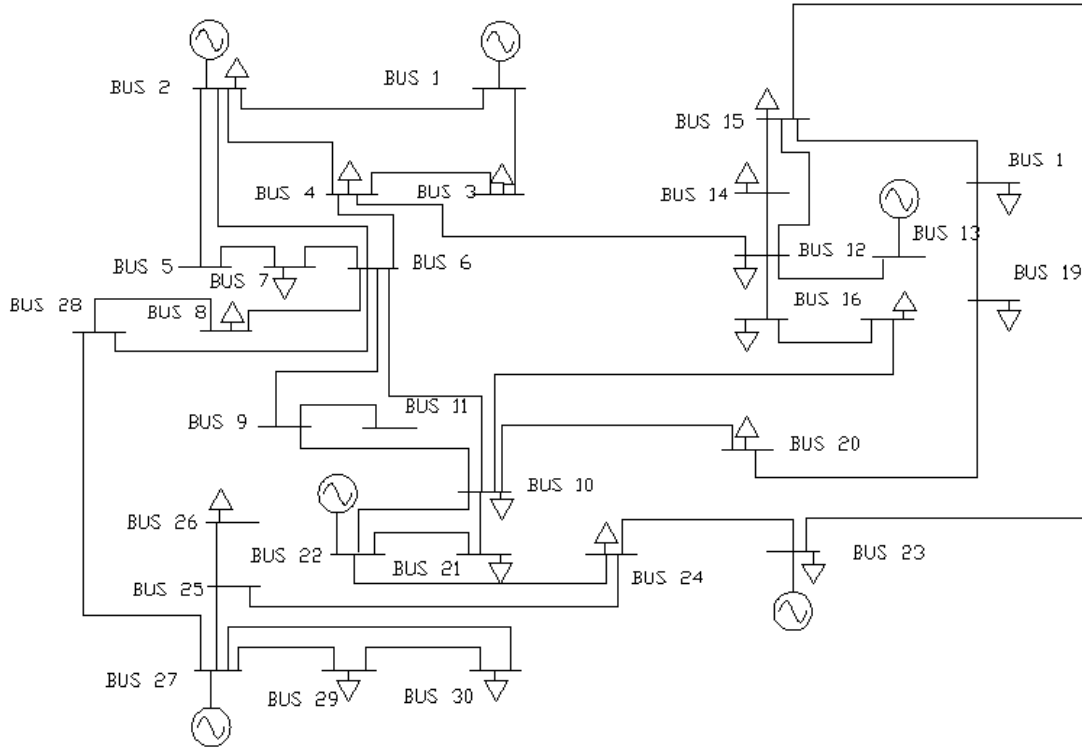


Figura 4.8 Sistema de pruebas de 30 nodos del IEEE

Las Figura 4.9, Figura 4.10 y Figura 4.11 muestran los resultados de los sags/año en el rango de 0.6 a 0.7, de 0.7 a 0.8 y 0.8 a 0.9 p.u., respectivamente, para fallas trifásicas en las líneas.

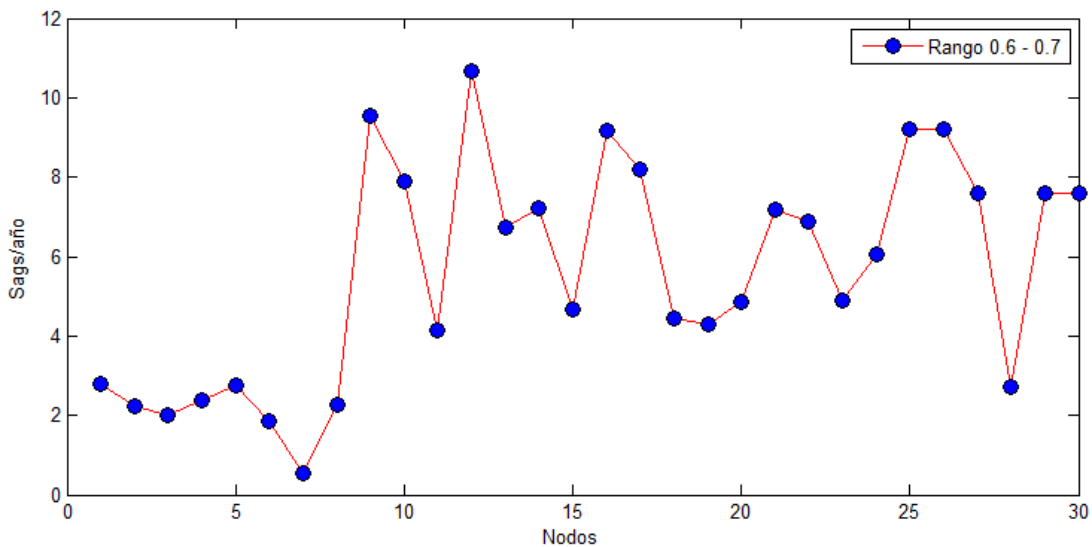


Figura 4.9 Sags/año con fallas en las líneas en el sistema de 30 nodos con rango de voltaje de 0.6 a 0.7 p.u.

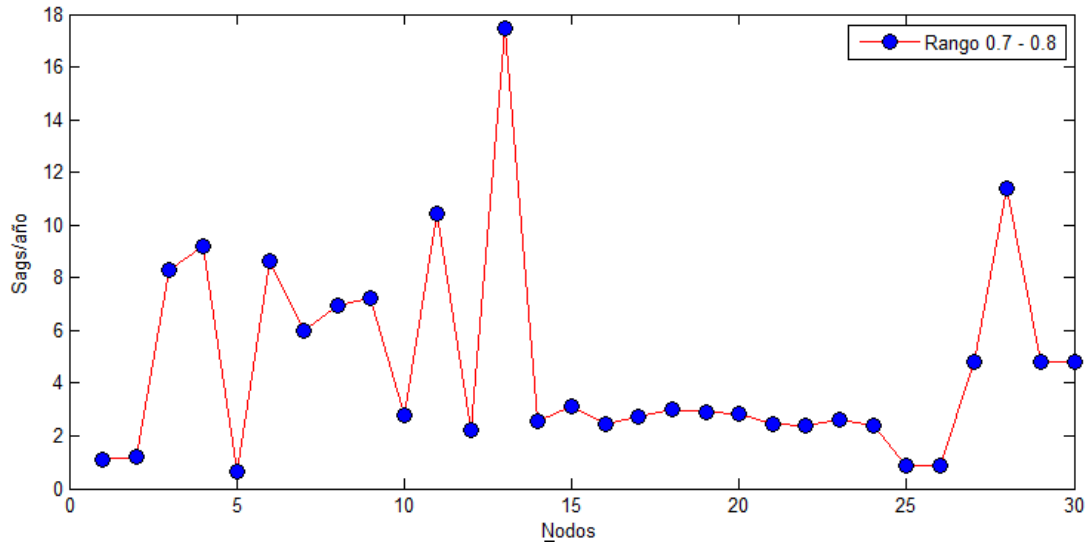


Figura 4.10 Sags/año con fallas en las líneas en el sistema de 30 nodos con rango de voltaje 0.7 a 0.8 p.u.

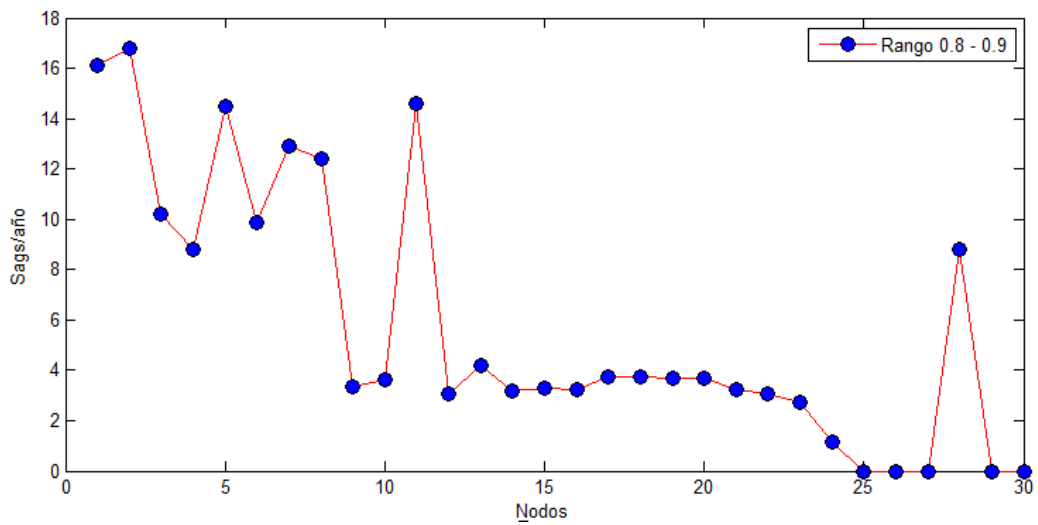


Figura 4.11 Sags/año con fallas en las líneas en el sistema de 30 nodos con rango de voltaje de 0.8 a 0.9 p.u.

La Figura 4.12 muestra la diferencia entre los valores de sags/año entre los rangos de voltaje de 0 a 0.7, 0 a 0.8 y 0 a 0.9 p.u., para sags de voltaje con fallas en las líneas. Estos rangos de sags son de mayor importancia ya que son los que afectan a la mayoría de los equipos que son utilizados por el usuario final.

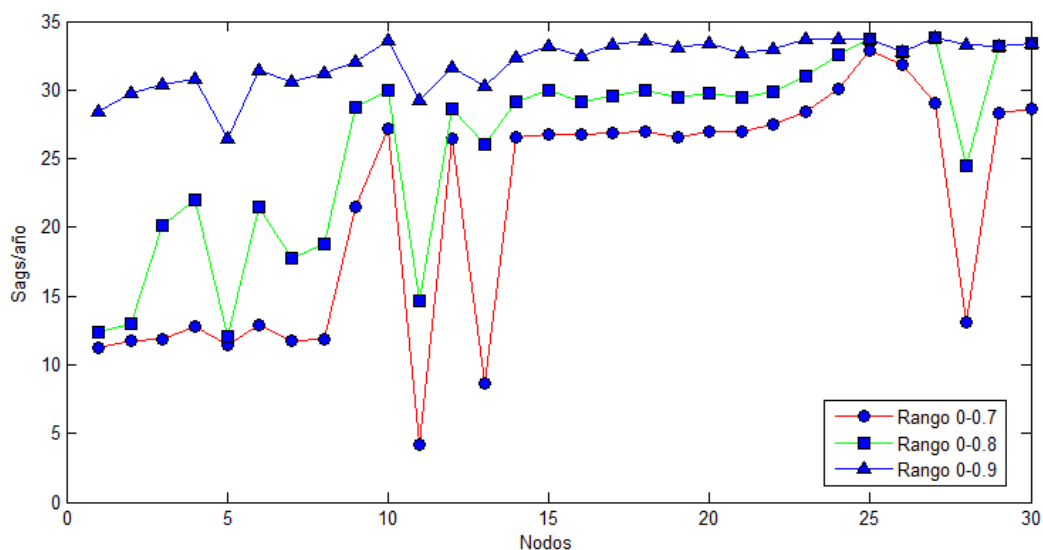


Figura 4.12 Sags/año con fallas en las líneas en el sistema de 30 nodos con rangos de voltaje de 0-0.7, 0-0.8, 0-0.9 p.u.

En la Figura 4.13 se observan los sags/año totales, que son la suma de sags/año de fallas en las líneas más sags/año de fallas en los nodos, junto con los sags/año con rango de 0 a 0.9 p.u., para sags de voltaje con fallas en las líneas para el sistema de 30 nodos.

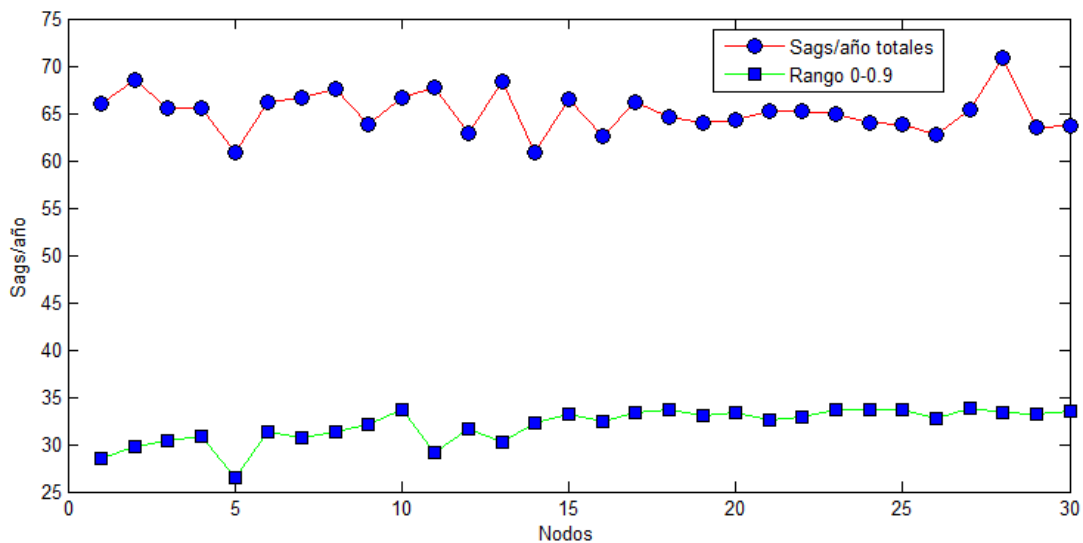


Figura 4.13 Sags/año con fallas de líneas en el sistema de 30 nodos con rangos de voltaje de 0 a 0.9 p.u. y el total de sags/año.

Tabla 4.2 Tiempos (seg) de ejecución del método analítico MAEH en el sistema eléctrico de 30 nodos.

Threads	Tiempo (seg)	Speed Up
1	0.007	1.00
2	0.005	1.40
3	0.005	1.40
4	0.005	1.40

Como se puede observar en la Tabla 4.2 el tiempo de ejecución del método analítico MAEH tiene un pequeño cambio, manteniendo una aceleración de 1.4 veces cuando se utilizan más de un elemento de proceso, este tiempo es menor con respecto al tiempo de ejecución de manera secuencial, más sin embargo no presenta cambio de tiempo después de emplear más de dos elementos de proceso, debido a la simplicidad del sistema analizado y sus respectivos cálculos.

4.4 CASO DE ESTUDIO 3: SISTEMA ELÉCTRICO DE PRUEBA DE 57 NODOS DEL IEEE

El sistema de prueba de 57 nodos del IEEE [CHRISTIE, 1993] como se puede observar en la Figura 4.14, esta compuesto por 63 líneas, 15 transformadores y 7 generadores. Se consideran fallas trifásicas balanceadas y un índice de falla/año $\lambda=1.0$ para todas las líneas.

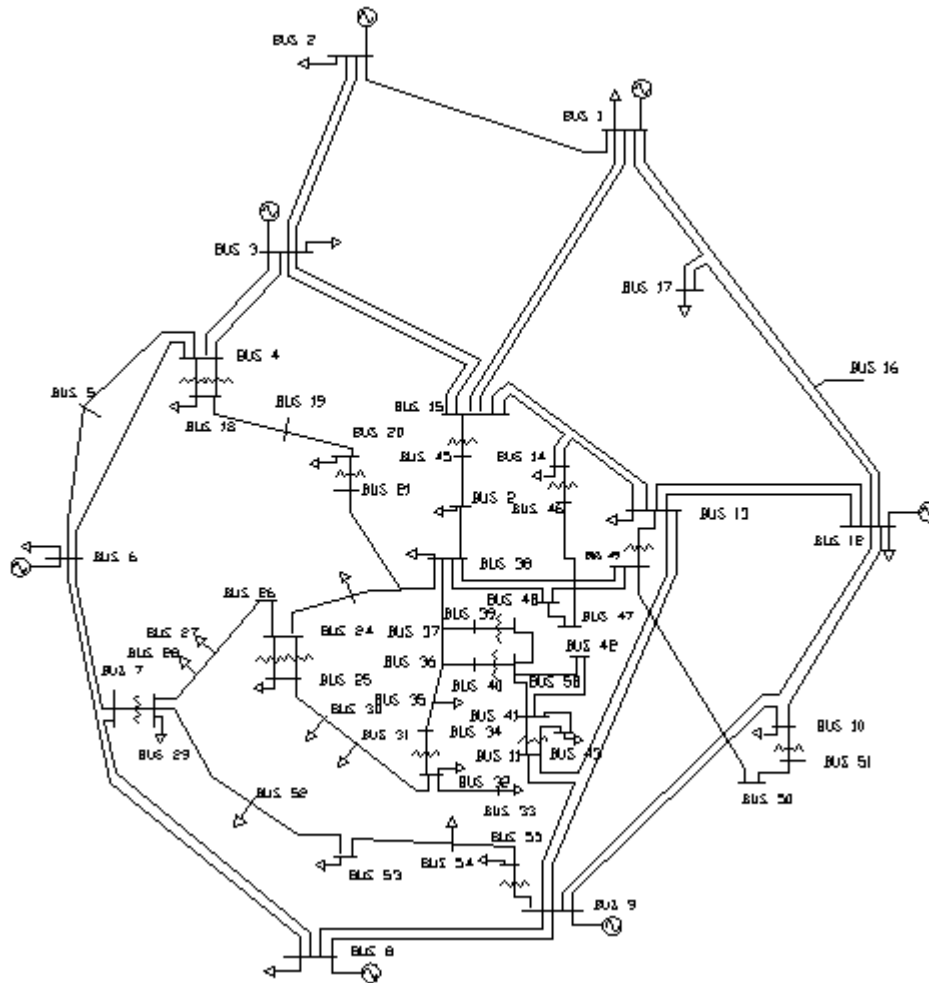


Figura 4.14 Sistema de pruebas de 57 nodos del IEEE

La Figura 4.15, Figura 4.16 y Figura 4.17 muestran los resultados de los sags/año en el rango de 0.6 a 0.7, de 0.7 a 0.8 y 0.8 a 0.9 p.u., respectivamente, para sags de voltaje con fallas en las líneas.

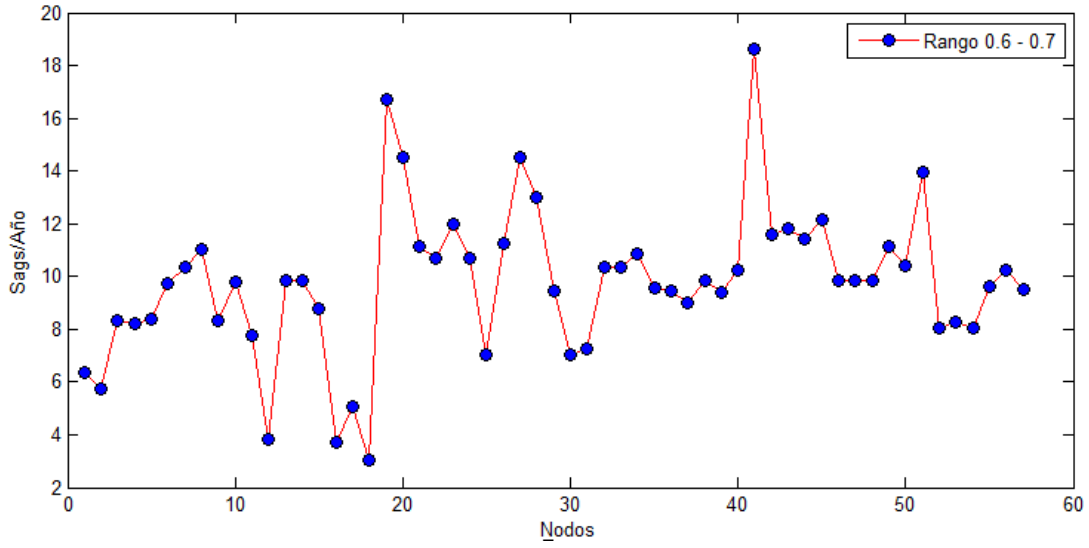


Figura 4.15 Sags/año con fallas de líneas en el sistema de 57 nodos con rango de voltaje 0.6 a 0.7 *p.u.*

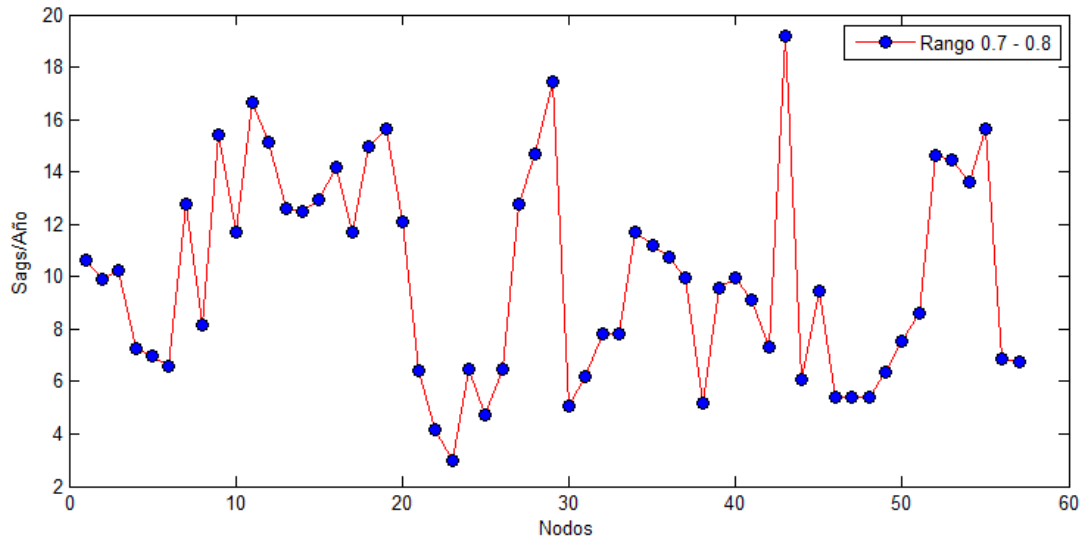


Figura 4.16 Sags/año con fallas en las líneas en el sistema de 57 nodos con rango de voltaje de 0.7 a 0.8 *p.u.*

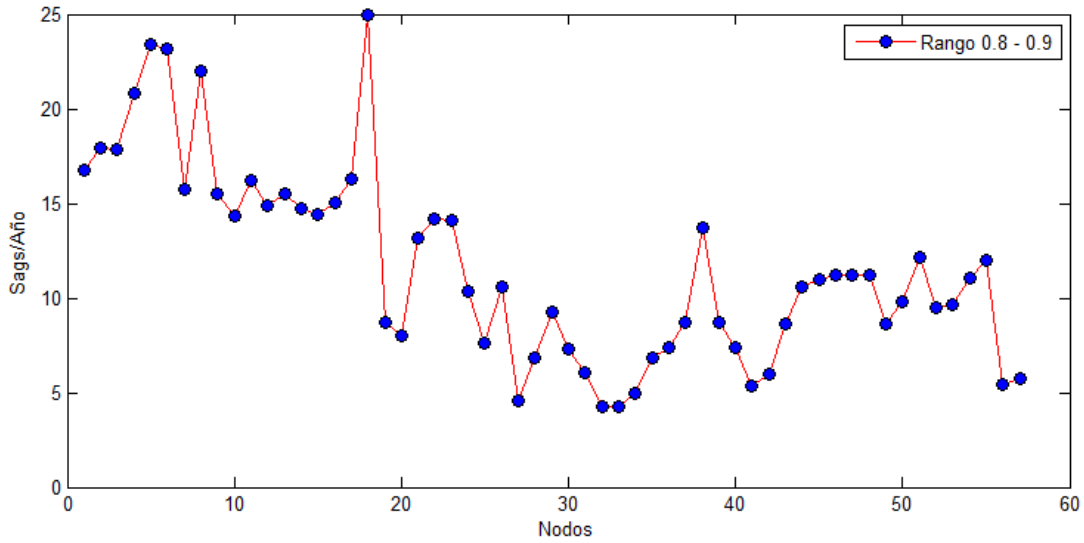


Figura 4.17 Sags/año con fallas en las líneas en el sistema de 57 nodos con rango de voltaje de 0.8 a 0.9 p.u.

La Figura 4.17 muestra la diferencia entre los valores de sags/año entre los rangos de voltaje de 0 a 0.7, 0 a 0.8 y 0 a 0.9 p.u. , para fallas en las líneas, utilizando un índice de falla $\lambda=1.0$. Estos rangos de sags son de mayor importancia ya que son los que afectan a la mayoría de los equipos que son utilizados por el usuario final.

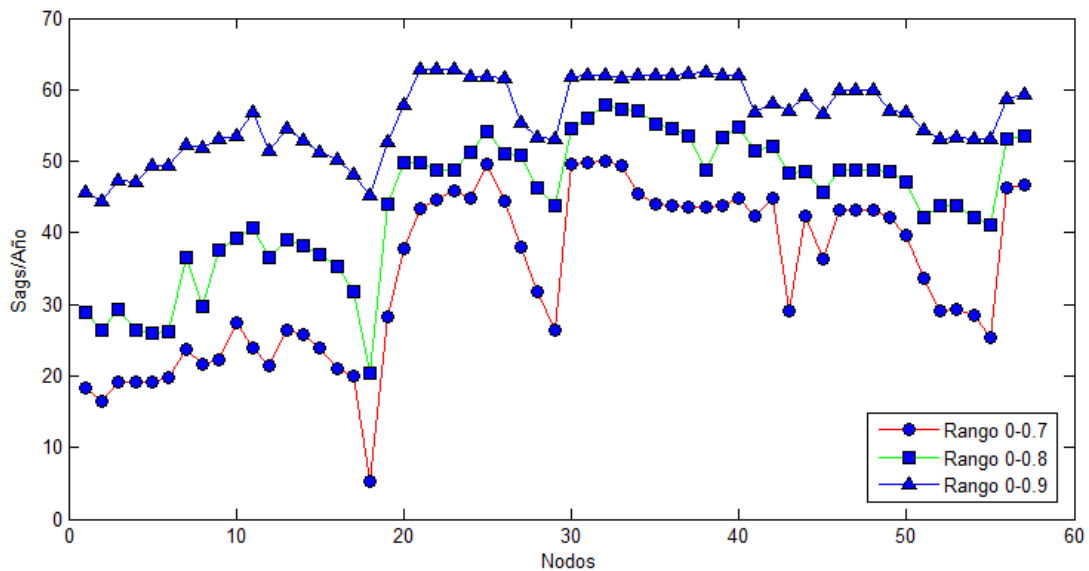


Figura 4.18 Sags/año con fallas en las líneas en el sistema de 57 nodos con rangos de voltaje de 0-0.7, 0-0.8, 0-0.9 p.u.

En la Figura 4.19 se observan los sags/año totales, que son la suma de sags/año de fallas en las líneas más sags/año de fallas en los nodos, junto con los sags/año con rango de 0 a 0.9 p.u., para fallas en las líneas, utilizando un índice de falla $\lambda=1.0$.

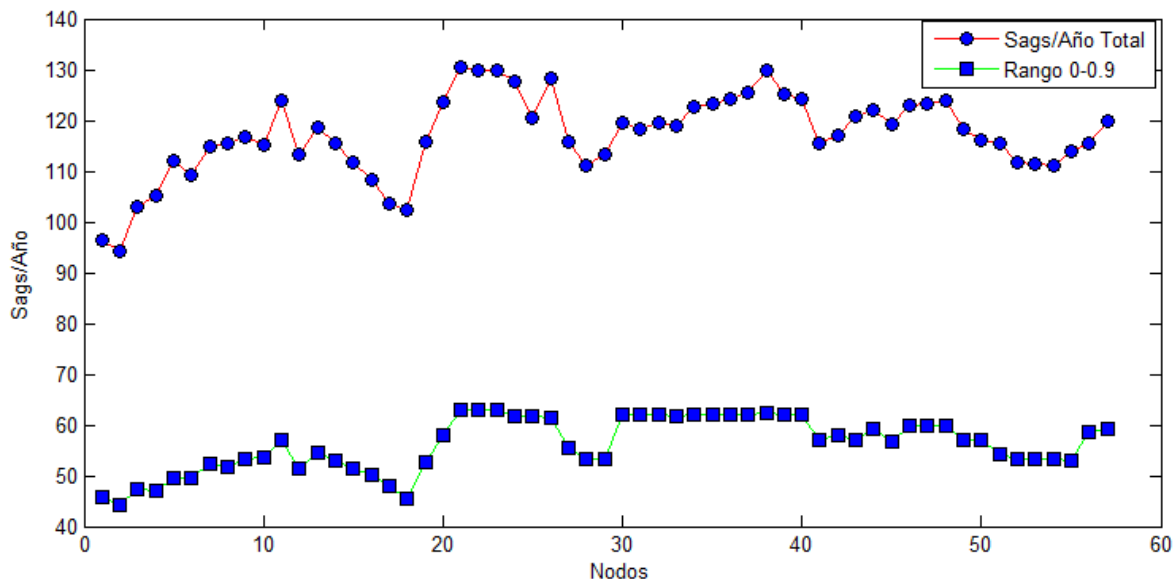


Figura 4.19 Sags/año con fallas en las líneas en el sistema de 57 nodos con rangos de voltaje de 0 a 0.9 p.u. y el total de sags/año.

En la Tabla 4.3 se muestra la diferencia de tiempos de ejecución del método analítico MAEH utilizando diferente número de hilos de proceso para el sistema de 57 nodos.

Tabla 4.3. Tiempos (seg) de ejecución del método analítico MAEH en el sistema eléctrico de 57 nodos.

Threads	Tiempo (seg)	Speed Up
1	0.024	1.00
2	0.019	1.26
3	0.017	1.41
4	0.017	1.41

En el sistema de 57 nodos, como se puede observar en la Tabla 4.3, hay una diferencia de tiempo de ejecución al utilizar 2 y 3 elementos de proceso, teniendo una aceleración de 1.26 y 1.41 veces, respectivamente, que el tiempo de ejecución de manera secuencial,

mas sin embargo no se obtiene un cambio de tiempo de ejecución al utilizar más de 3 elementos de proceso para este sistema.

4.5 CASO DE ESTUDIO 4: SISTEMA ELÉCTRICO DE PRUEBA DE 118 NODOS DEL IEEE

El sistema de prueba de 118 nodos del IEEE [CHRISTIE, 1993] como se observa en la Figura 4.20, esta compuesto por 179 líneas, 9 transformadores y 33 generadores. Se consideran fallas trifásicas balanceadas y un índice de falla/año $\lambda=1.0$ para todas las líneas.

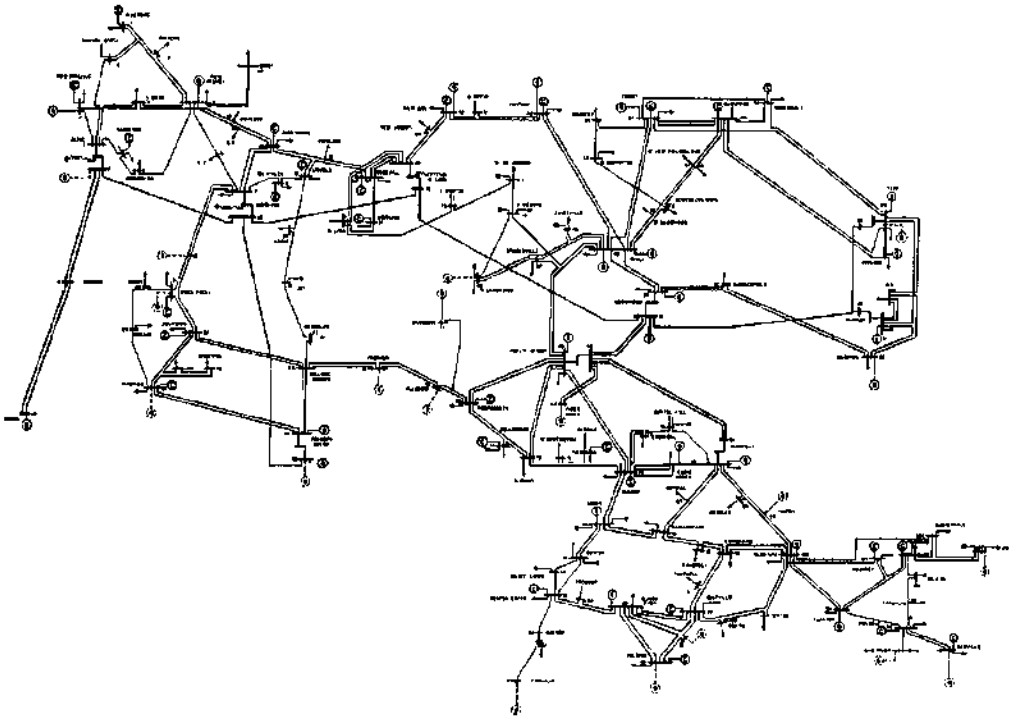


Figura 4.20 Sistema de pruebas de 118 nodos del IEEE

La Figura 4.21, Figura 4.22 y Figura 4.23 muestran los resultados de los sags/año en el rango de 0.6 a 0.7, de 0.7 a 0.8 y 0.8 a 0.9 p.u., respectivamente, para sags de voltaje con fallas en las líneas.

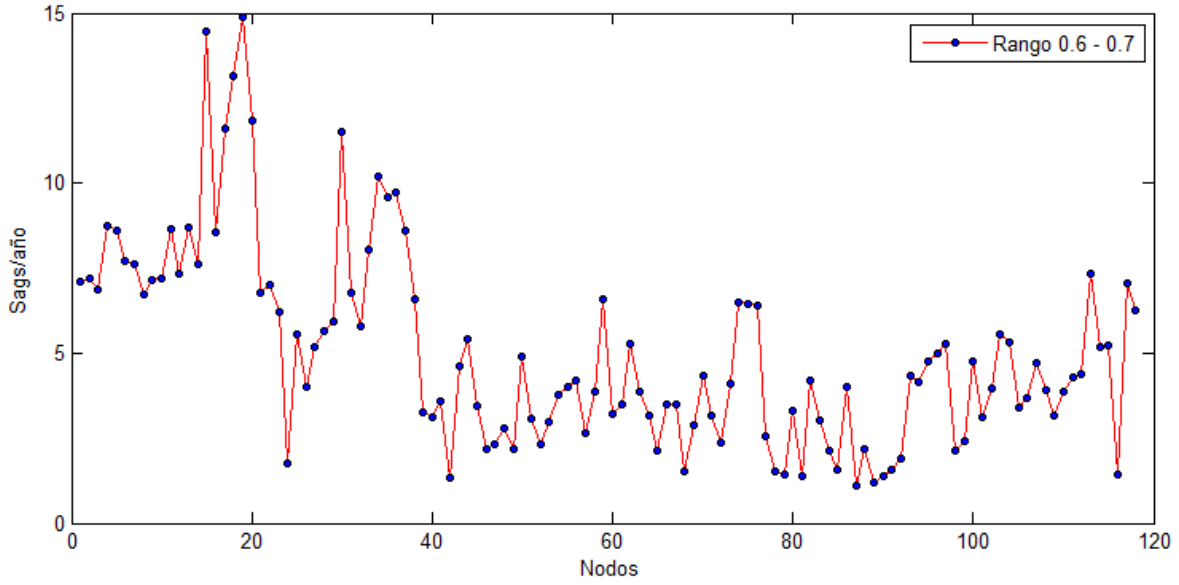


Figura 4.21 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje 0.6 a 0.7 *p.u.*

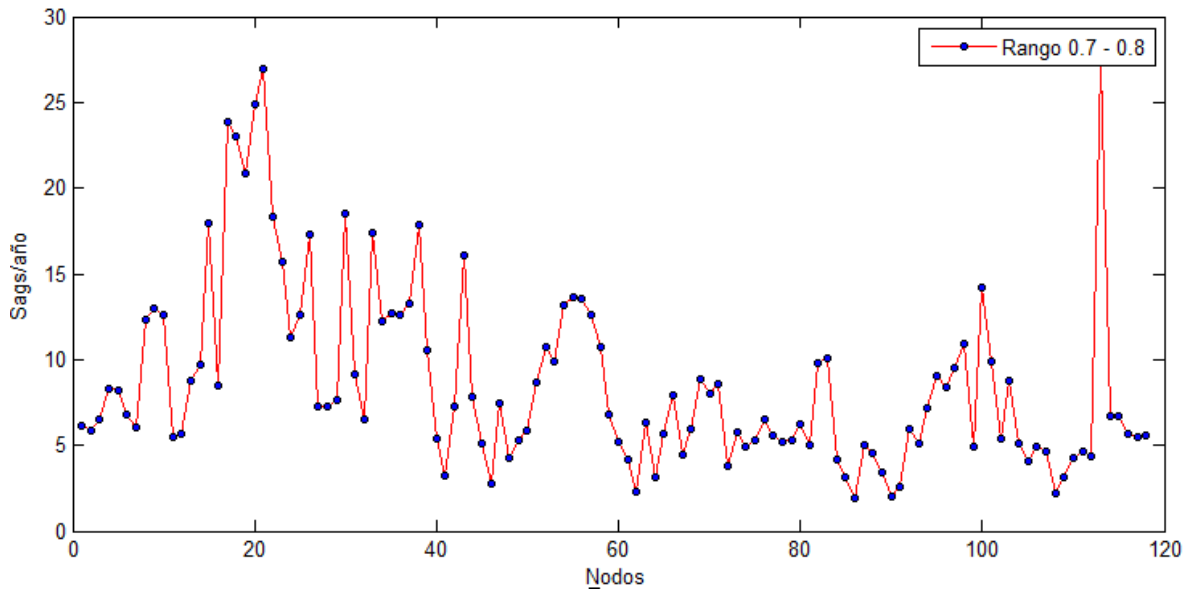


Figura 4.22 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje de 0.7 a 0.8 *p.u.*

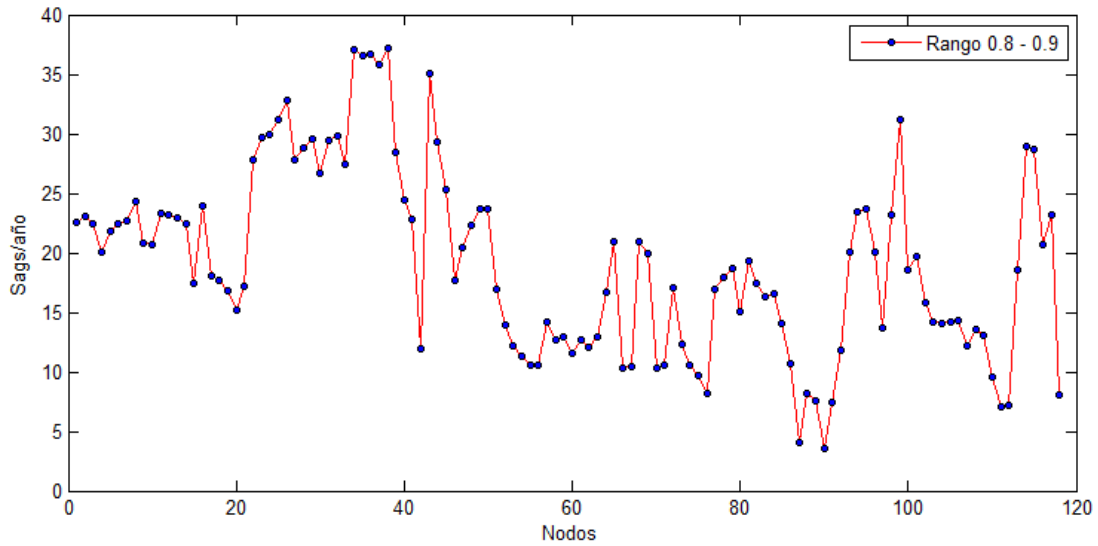


Figura 4.23 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje de 0.8 a 0.9 *p.u.*

La Figura 4.24 muestra la diferencia entre los valores de sags/año entre los rangos de voltaje de 0 a 0.7, 0 a 0.8 y 0 a 0.9 p.u., para sags de voltaje con fallas en las líneas. Estos rangos de sags son de mayor importancia ya que son los que afectan a la mayoría de los equipos que son utilizados por el usuario final.

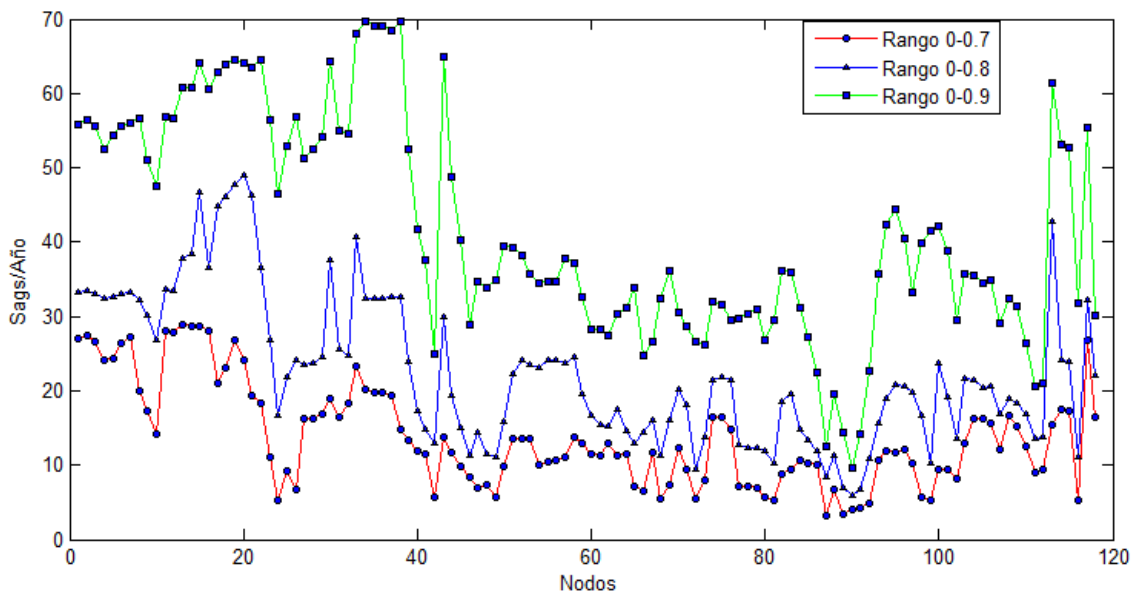


Figura 4.24 Sags/año con fallas en las líneas en el sistema de 118 nodos con rangos de voltaje de 0-0.7, 0-0.8, 0-0.9 *p.u.*

En la Figura 4.25 se observan los sags/año totales, que son la suma de sags/año de fallas en las líneas más sags/año de fallas en los nodos, junto con los sags/año con rango de 0 a 0.9 p.u., para sags de voltaje con fallas en las líneas.

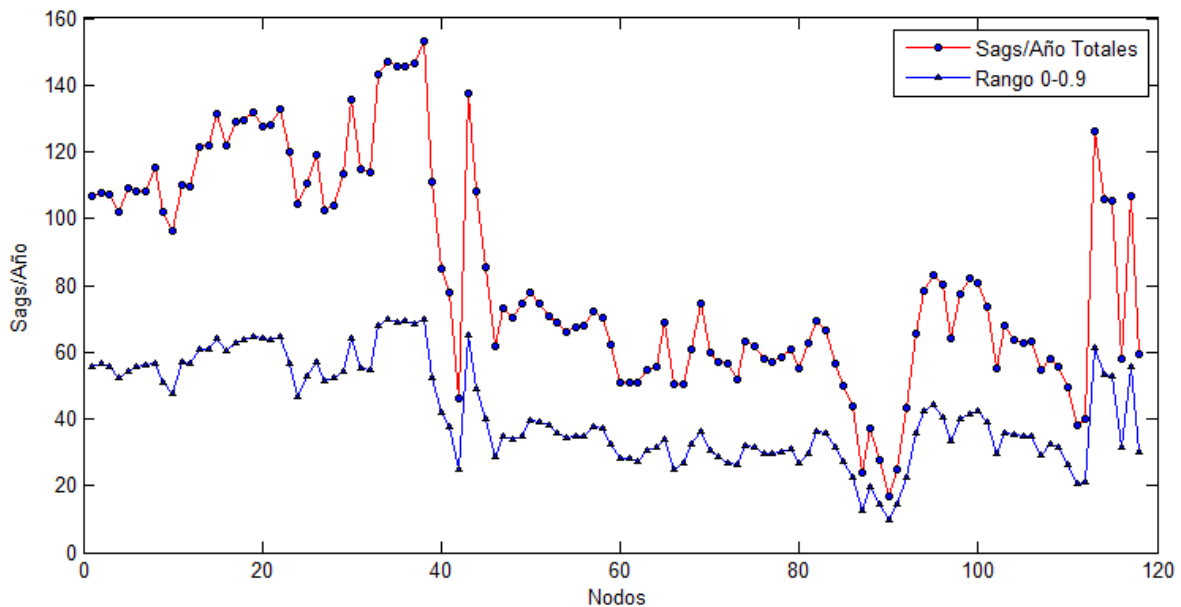


Figura 10 Sags/año con fallas en las líneas en el sistema de 118 nodos con rango de voltaje de 0 a 0.9 p.u. y el total de sags/año.

En la Tabla 4.4 se muestra la diferencia de tiempos (seg) de ejecución del método analítico MAEH utilizando diferente número de hilos de proceso para el sistema de 118 nodos.

Tabla 4.4 Tiempos (seg) de ejecución del método analítico MAEH en el sistema eléctrico de 118 nodos.

Threads	Tiempo (seg)	Speed Up
1	0.171	1.00
2	0.136	1.26
3	0.125	1.37
4	0.12	1.43
5	0.118	1.45

Debido al tamaño del sistema que se está analizando, se pueden observar los cambios en el tiempo de ejecución con un número diferente de elementos de proceso, teniendo 2, 3 y 4 elementos de proceso con una aceleración de 1.26, 1.37, 1.43 y 1.45 veces,

respectivamente. Alcanzando una rapidez máxima del 45% respecto al análisis de forma secuencial.

CAPÍTULO 5

CONCLUSIONES Y RECOMENDACIONES PARA TRABAJOS FUTUROS

CONCLUSIONES

Derivadas del desarrollo y la culminación de este trabajo de investigación se tienen las siguientes conclusiones:

- Se propuso un esquema de paralelización del método analítico MAEH basado en el uso de threads. Este esquema fue programado en lenguaje C y ejecutado en un sistema computacional de múltiples procesadores y núcleos.
- En los casos de estudio presentados se mostró que el esquema paralelo propuesto hace que el método MAEH paralelizado sea en promedio 1.45 veces más rápido que su contraparte secuencial.
- Se mostró la funcionalidad del método paralelo propuesto al aplicarse a diversos sistemas eléctricos de prueba del IEEE.
- Se diseñó una plataforma operativa para el cálculo de depresiones de voltaje en sistemas eléctricos de diferente tamaño; se realizaron pruebas en sistemas de prueba del IEEE de 24 nodos, 30 nodos, 57 nodos y 118 nodos, obteniendo valores máximos de Speed-up de 33%, 40%, 41% y 45% respectivamente, estos valores de rapidez fueron comparados con el método analítico MAEH secuencial.

- La ventaja del método analítico MAEH paralelizado comparado con el método analítico MAEH secuencial, es poco significativa cuando se analizan sistemas eléctricos de pocos nodos, y a medida que se tienen sistemas más grandes, se obtienen reducciones en el tiempo de ejecución mayores. Cuando se trata de estudios donde se requiere de un gran número de evaluaciones de depresiones de voltaje, es decir donde se requiere aplicar varias veces el método analítico MAEH, se podrá observar la ventaja de utilizar el método analítico MAEH paralelizado.

RECOMENDACIONES PARA TRABAJOS FUTUROS

Para dar continuidad al trabajo desarrollado en esta tesis se pueden abordar los siguientes aspectos, relacionados con las técnicas de procesamiento en paralelo y el método analítico MAEH implementado:

- Paralelización del método MAEH para la evaluación de sags originados por fallas eléctricas desbalanceadas en los sistemas eléctricos.
- Incluir diferentes aspectos operativos de la red eléctrica.
- Incluir otros elementos del sistema eléctrico, tales como generación distribuida, dispositivos FACTS.
- Implementar una interfaz gráfica para una mayor interactividad con el usuario del programa implementado.
- Implementar el algoritmo paralelo desarrollado del método MAEH, usando técnicas de procesamiento en paralelo de grano fino basadas en unidades de procesamiento gráfico.

REFERENCIAS

[ARRIOLA, 1989]

Arriola, F. J., "Perturbaciones más habituales en un sistema eléctrico", Jornada sobre perturbaciones eléctricas, análisis y prevención, Bilbao, 1989.

[BOLLEN, 1998]

M. H. J. Bollen, "Method of critical distances for stochastic assessment of voltage sags", IEEE Proc. Generation, Transmission and Distribution, vol. 145, no. 1, pp. 70-76, Jan. 1998.

[BOLLEN, 2000]

M. H. J. Bollen, "Understanding power quality problems. Voltage sags and interruptions", IEEE PRESS Series on Power Engineering, 2000.

[BOLLEN et al., 2006]

M. H. J. Bollen, M. Speychal, K. Lindén, "Estimation of dip frequency from fault statistics- including three-phase characteristics", Proceedings of the International Conference Probabilistic Methods Applied to Power Systems, PMAPS 2006, Sweden, 11-15 June 2006.

[BUTENHOF, 1997]

D. R. Butenhof, "Programming With POSIX Threads", Addison Wesley, 1997.

[CARVALHO *et al.*, 2002]

J. M. Carvalho, J. Policarpio, G. Abreu, R. C. Leborgne, T. Clé Oliveira, D. M. Correia, J. F. de Oliveira, "Comparative Analysis Between Measurements and Simulation of Voltage Sags", IEEE-PES-10th International Conference on Harmonics and Quality of Power, Rio de Janeiro, Brazil, Oct. 2002.

[CEJA *et al.*, 2013]

C. Ceja-Espinosa, A. Ramos-Paz, E. Espinosa-Juarez, "Stochastic Evaluation of Voltage Sags by Applying a Parallelized Method", Proceedings of 2013 International Conference on Parallel and Distributed Processing Techniques and Applications, 2013.

[CHRISTIE, 1993]

R. Christie, "Power Flow Test Cases, 57 Bus Power Flow Test Case", University of Washington, College of Engineering, Electrical Engineering, May 1993. Available: <http://www.ee.washington.edu/research/pstca/>.

[CONRAD *et al.*, 1991]

L. Conrad, K. Little, C. Grigg, "Predicting and preventing problems associated with remote fault-clearing voltage dips", IEEE Transactions on Industry Applications, vol. 27, no. 1, January/February 1991, pp, 167-172.

[DUGAN *et al.*, 1996]

Roger C. Dugan, Mark F. Granaghan, H. Wayne Beaty, "Electrical Power Systems Quality", Ed. McGraw Hill, 1996.

[ESPINOSA y HERNÁNDEZ, 2006]

E. Espinosa-Juárez, A. Hernández., "An analytical approach for stochastic assessment of balanced and unbalanced voltage sags in large systems", IEEE Trans. Power Delivery, vol. 21, no. 3, pp. 1493-1500, Jul. 2006.

[ESPINOSA, 2008]

E. Espinosa Juárez, "Métodos de evaluación de depresiones de voltaje en sistemas eléctricos", Notas, Facultad de Ingeniería Eléctrica, UMSNH, 2008.

[FOSTER, 1994]

I. Foster, "Designing and building parallel programs", Addison Wesley, 1994.

[GAMBOA, 2007]

Guillermo Arizmendi Gamboa, "Beneficios de Calidad de la Energía", 3er Congreso Nacional de Contratistas de Obra Electromecánica, 2007.

[GARCIA y MEDINA, 2003]

N. Garcia, A. Medina, "Swift time domain solution of electric systems including SVSs". IEEE Transactions on Power Delivery, Vol. 18, No. 3, July 2003, pp 921-927.

[GRAINGER y STEVENSON, 1994]

J. J. Grainger, W. D. Stevenson, "Power system analysis", Ed. McGraw-Hill, Inc., U.S.A., 1994.

[HARPER, 1999]

G. Enriquez-Harper, "El ABC de la calidad de la energía eléctrica", Ed. Limusa, 1999.

[KLEIMAN et al, 1992]

S. Kleiman, B. Smaalders, D. Stein, D. Shah, "Writing multithreading code in solaris", Thirty-Seventh IEEE Computer Society International Conference, 1992.

[LIM y STRBAC, 2002]

Y. S. Lim, G. Strbac, "Analytical approach to probabilistic prediction of voltage sags on transmission networks", IEE Proc. Generation, Transmission and Distribution, vol. 149, no. 1, pp. 7-14, Jan. 2002.

[MARIÑOS *et al.*, 1994]

Z.A. Mariños, J.L.R. Pereira, Jr. Carneiro, "Fast harmonic power flow calculation using parallel processing", IEE Proc.-Gener. Transm.Distrib., Vol. 141, No. 1 January 1994, pp 27-32.

[Mason, 2008]

J. Mason, R. Targosz, "European power quality survey report", Leonardo Energy Initiative, Nov. 2008. Available in: <http://www.leonardo-energy.org/european-power-quality-survey-report>

[QADER *et al.*, 1999]

M. H. Qader, M.H.J. Bollen y R.N. Allan, "Stochastic Prediction of Voltage Sags in a Large Transmission System", IEEE Trans. on Industry Applications, vol. 35, Jan-Feb 1999.

[QUAIA y TOSATO, 2003]

S. Quaia, F. Tosato, "A method for analytical voltage sags prediction", IEEE Bologna Power Tech 2003, Jun. 2003.

[RICO y RAMOS, 2011]

O.A. Rico-Hernández, A. Ramos-Paz, "Analysis of electrical networks using fine-grained techniques of parallel processing based on OpenMP", Proceedings of the 2011 8th International Conference on Electrical Engineering Computing Science and Automatic Control (CCE).

[RPMEPQ, 1995]

IEEE Recommended Practice for Monitoring Electric Power Quality, IEEE Std. 1159-1995, Nov. 2, 1995

[SGSR, 2012]

United States Department of Energy, "2010 Smart Grid System Report", U. S. Department of Energy, February 2012.

[STAVRAKAKIS *et al.*, 1990]

G.S. Stavrakakis, C. Lefas, A. Pouliezos, "Parallel processing computer implementation of a real time DC motor drive fault detection algorithm", IEE Proceedings Electric Power Applications, Vol. 137, No. 5 September 1990, pp 309-313.

[VOJDANI]

A. F. Vojdani, "Smart Integration", IEEE Power and Energy Magazine, IEEE, vol. 6, Issue 6, pp. 71-79.

[WERLER y GLAVITSCH, 1993]

K. Werler, H. Glavitsch, "Computation of transients by parallel processing", IEEE Transactions on Power Delivery, Vol. 8, No. 3, July 1993.

APÉNDICE A

Considerando que se requiere calcular la probabilidad de aparición de sags de voltaje en el nodo 1 del sistema eléctrico, ($m=1$), como se muestra en la Figura A1, en la que se indican los datos de reactancias en ohms, de los componentes.

Supongamos una distribución de probabilidad de fallas uniforme, en todas las líneas de transmisión. Por lo tanto, $g(\psi) = 1$ para $0 \leq \psi \leq 1$.

De acuerdo con el procedimiento se debe encontrar la matriz de admitancia nodal del sistema y, posteriormente, la correspondiente matriz de impedancia. Entonces de acuerdo con los datos del sistema se tiene:

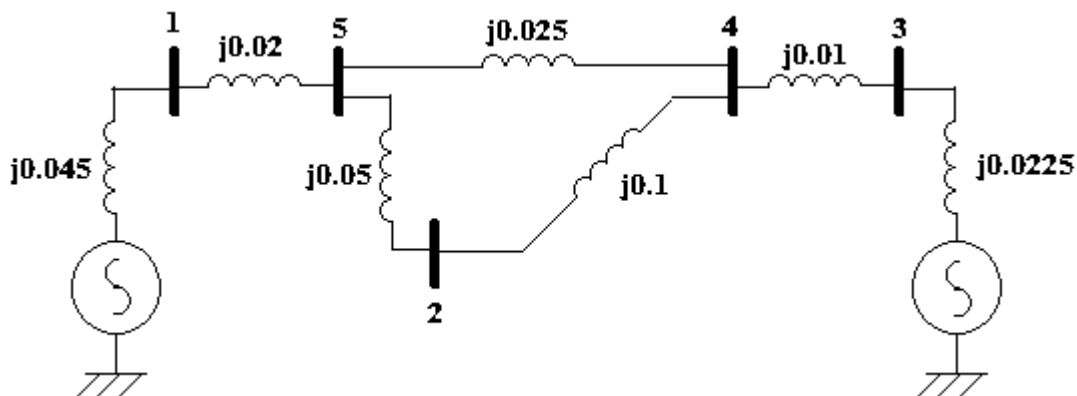


Figura A1 Sistema eléctrico de 5 nodos.

Se obtiene la matriz de admitancia:

$$Y_{BUS} = \begin{bmatrix} -72.22i & 0 & 0 & 0 & 50i \\ 0 & -30i & 0 & 10i & 20i \\ 0 & 0 & -144.4i & 100i & 0 \\ 0 & 10i & 100i & -150i & 40i \\ 50i & 20i & 0 & 40i & -110i \end{bmatrix}$$

La matriz de impedancia correspondiente sería:

$$Z_{BUS} = \begin{bmatrix} 0.0280i & 0.0177i & 0.0085i & 0.0123i & 0.0204i \\ 0.0177i & 0.0570i & 0.0136i & 0.0197i & 0.0256i \\ 0.0085i & 0.0136i & 0.0182i & 0.0164i & 0.0123i \\ 0.0123i & 0.0197i & 0.0164i & 0.0236i & 0.0178i \\ 0.0204i & 0.0256i & 0.0123i & 0.0178i & 0.0295i \end{bmatrix}$$

Para cada línea se debe obtener la variación de la tensión respecto a ψ , en el nodo de interés con la Ecuación 2.8 (véase Capítulo 2):

$$V_m = \frac{(1-\psi)Z_{mk} + \psi Z_{mj}}{(1-\psi)^2 Z_{kk} + \psi^2 Z_{jj} + 2\psi(1-\psi)Z_{kj} + \psi(1-\psi)z_{kj}} \quad (A1)$$

Donde z_{kj} es la impedancia de la línea de transmisión.

Para la línea entre los nodos 2-4, se tiene

$$V_1 = \frac{(1 - \psi)Z_{12} + \psi Z_{14}}{(1 - \psi)^2 Z_{22} + \psi^2 Z_{44} + 2\psi(1 - \psi)Z_{24} + \psi(1 - \psi)Z_{24}}$$

Entonces

$$V_1 = \frac{(1-\psi)0.0177i + \psi 0.0123i}{(1-\psi)^2 0.0570i + \psi^2 0.0236i + 2\psi(1-\psi)0.0197i + \psi(1-\psi)0.01i} \quad (A2)$$

Ahora se obtiene la variación del voltaje respecto a ψ con la fórmula (A2) para cada valor desde 0 hasta 1 con un incremento de 0.1 y se muestra en la Tabla A1.

Tabla A1 Variación del voltaje respecto a ψ para la línea entre los nodos 2-4.

$\Psi=0.0$	$V_1 = 0.6891$
$\Psi=0.1$	$V_1 = 0.7086$
$\Psi=0.2$	$V_1 = 0.7215$
$\Psi=0.3$	$V_1 = 0.7288$
$\Psi=0.4$	$V_1 = 0.7308$
$\Psi=0.5$	$V_1 = 0.7272$
$\Psi=0.6$	$V_1 = 0.7168$
$\Psi=0.7$	$V_1 = 0.6972$
$\Psi=0.8$	$V_1 = 0.6630$
$\Psi=0.9$	$V_1 = 0.6019$
$\Psi=1.0$	$V_1 = 0.4793$

Si se representa gráficamente el voltaje V_1 respecto a ψ para $0 \leq \psi \leq 1$ se obtiene el comportamiento creciente y decreciente (curva) y se muestra en la Figura A2.

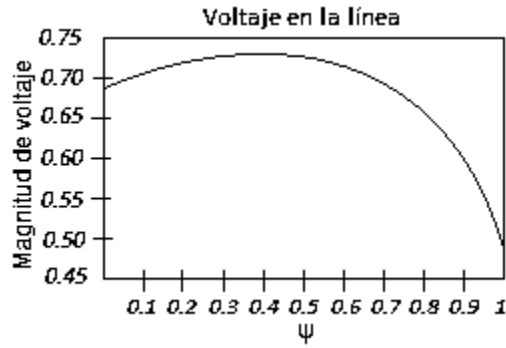


Figura A2 Curva de voltaje en el nodo 1, debida a fallas en la línea 2-4

Suponiendo que se quiere encontrar el número de sags para rangos de variación de la tensión de 0.05 p.u., en el intervalo de $V_1 = 0$ hasta $V_1 = 0.45$ no existe valor en los valores obtenidos para cada ψ , por lo tanto no se tienen que evaluar la integral que da la probabilidad de que ocurra una falla entre las posiciones señaladas:

$$N_q^a(V_{min} \leq |V_m^a| \leq V_{max}) = \lambda_q \int_{\psi_{min}}^{\psi_{max}} g(\psi) d\psi$$

Como se puede observar a partir de los valores de los voltajes, la curva no es monótonamente creciente o monótonamente decreciente, por lo tanto dividiremos en dos segmentos la curva los cuales serán: $(0.6891 \leq V_1 \leq 0.7308)$ y $(0.7308 \leq V_1 \leq 0.4793)$

Entonces para el rango de $(0.45 \leq V_1 \leq 0.50)$ se tiene el límite menor de $\psi = 1$ cuando $V_1 = 0.4793$ y para cuando $V_1 = 0.5$ se obtiene un $\psi = 0.9879$ como límite mayor, con un $\lambda = 16$ fallas/año, por lo tanto:

$$(0.45 \leq V_1 \leq 0.50) = \lambda \int_{0.9879}^1 g(\psi) d\psi = \lambda \int_{0.9879}^1 (1) d\psi = \lambda \psi \Big|_{0.9879}^1 = 16(1 - 0.9879) =$$

$$N(0.45 \leq V_1 \leq 0.50) = 0.1936$$

Y así se calcula para cada rango de voltaje:

$$N(0.50 \leq V_1 \leq 0.55) = \lambda \int_{0.9520}^{0.9879} (1) d\psi = \lambda \psi \Big|_{0.9520}^{0.9879} = 16(0.0359) = 0.5744$$

$$N(0.55 \leq V_1 \leq 0.60) = \lambda \int_{0.9022}^{0.9520} (1) d\psi = \lambda \psi \Big|_{0.9022}^{0.9520} = 16(0.9520 - 0.9022) = 0.7968$$

$$N(0.60 \leq V_1 \leq 0.65) = \lambda \int_{0.8268}^{0.9022} (1) d\psi = \lambda \psi \Big|_{0.8268}^{0.9022} = 16(0.9022 - 0.8268) = 1.2064$$

$$\begin{aligned} N(0.65 \leq V_1 \leq 0.70) &= \lambda \left[\int_0^{0.0510} (1) d\psi + \int_{0.6888}^{0.8268} (1) d\psi \right] = \lambda(\psi \Big|_0^{0.0510} + \psi \Big|_{0.6888}^{0.8268}) \\ &= 16[(0.0510 - 0) + (0.8268 - 0.6888)] = 3.024 \end{aligned}$$

$$\begin{aligned} N(0.70 \leq V_1 \leq 0.75) &= \lambda \left[\int_{0.0510}^{0.3748} (1) d\psi + \int_{0.3748}^{0.6888} (1) d\psi \right] = \lambda(\psi \Big|_0^{0.0510} + \psi \Big|_{0.6888}^{0.8268}) \\ &= 16[(0.3748 - 0.0510) + (0.6888 - 0.3748)] = 10.2048 \end{aligned}$$

Para la línea entre los nodos 5-2, se tiene

$$V_1 = \frac{(1 - \psi)Z_{15} + \psi Z_{12}}{(1 - \psi)^2 Z_{55} + \psi^2 Z_{22} + 2\psi(1 - \psi)Z_{52} + \psi(1 - \psi)Z_{52}}$$

Ahora se obtiene la variación de la tensión respecto a ψ con la fórmula anterior y se muestra en la Tabla A2 de a continuación.

Tabla A2 Variación del voltaje respecto a ψ para la línea entre los nodos 5-2.

$\Psi=0.0$	$V_1 = 0.3077$
$\Psi=0.1$	$V_1 = 0.3997$
$\Psi=0.2$	$V_1 = 0.4677$
$\Psi=0.3$	$V_1 = 0.5198$
$\Psi=0.4$	$V_1 = 0.5607$
$\Psi=0.5$	$V_1 = 0.5936$
$\Psi=0.6$	$V_1 = 0.6204$
$\Psi=0.7$	$V_1 = 0.6425$
$\Psi=0.8$	$V_1 = 0.6609$
$\Psi=0.9$	$V_1 = 0.6763$
$\Psi=1.0$	$V_1 = 0.6891$

Graficando el voltaje V_1 respecto a ψ para $0 \leq \psi \leq 1$ se obtiene el comportamiento creciente, como se muestra en la Figura A3.

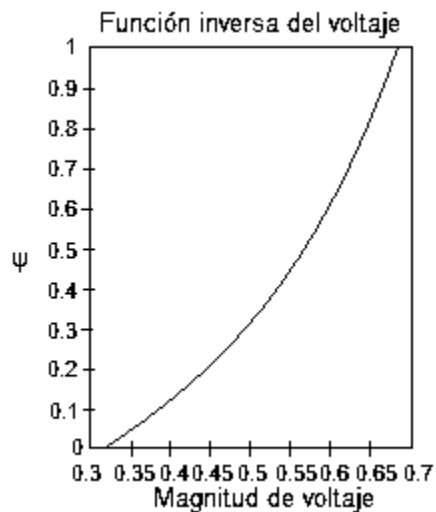


Figura A3 Curva de voltaje en el nodo 1, debida a fallas en la línea 5-2

Entonces para el rango de $(0.30 \leq V_1 \leq 0.35)$ se tiene el límite menor de $\psi = 0$ cuando $V_1 = 0.3077$ y para cuando $V_1 = 0.35$ se obtiene un $\psi = 0.0420$ como límite mayor, con un $\lambda = 8$ fallas/año, por lo tanto:

$$N(0.30 \leq V_1 \leq 0.35) = \lambda \int_0^{0.0420} g(\psi) d\psi = \lambda \int_0^{0.0420} (1) d\psi = \lambda \psi \Big|_0^{0.0420} = 8(0.0420 - 0)$$

$$N(0.30 \leq V_1 \leq 0.35) = 0.3358$$

$$N(0.35 \leq V_1 \leq 0.40) = \lambda \int_{0.0420}^{0.1003} (1) d\psi = \lambda \psi \Big|_{0.0420}^{0.1003} = 8(0.1003 - 0.0420) = 0.4667$$

$$N(0.40 \leq V_1 \leq 0.45) = \lambda \int_{0.1003}^{0.1711} (1) d\psi = \lambda \psi \Big|_{0.1003}^{0.1711} = 8(0.1711 - 0.1003) = 0.5662$$

$$N(0.45 \leq V_1 \leq 0.50) = \lambda \int_{0.1711}^{0.2590} (1) d\psi = \lambda \psi \Big|_{0.1711}^{0.2590} = 8(0.2590 - 0.1711) = 0.7031$$

$$N(0.50 \leq V_1 \leq 0.55) = \lambda \int_{0.2590}^{0.3715} (1) d\psi = \lambda \psi \Big|_{0.2590}^{0.3715} = 8(0.3715 - 0.2590) = 0.9004$$

$$N(0.55 \leq V_1 \leq 0.60) = \lambda \int_{0.3715}^{0.5221} (1) d\psi = \lambda \psi \Big|_{0.3715}^{0.5221} = 8(0.5221 - 0.3715) = 1.2047$$

$$N(0.60 \leq V_1 \leq 0.65) = \lambda \int_{0.5221}^{0.7385} (1) d\psi = \lambda \psi \Big|_{0.5221}^{0.7385} = 8(0.7385 - 0.5221) = 1.7308$$

$$N(0.65 \leq V_1 \leq 0.70) = \lambda \int_{0.7385}^1 (1) d\psi = \lambda \psi \Big|_{0.7385}^1 = 8(1 - 0.7385) = 2.0922$$

Para la línea entre los nodos 4-5, se tiene

$$V_1 = \frac{(1 - \psi)Z_{14} + \psi Z_{15}}{(1 - \psi)^2 Z_{44} + \psi^2 Z_{55} + 2\psi(1 - \psi)Z_{45} + \psi(1 - \psi)Z_{45}}$$

Ahora se obtiene la variación de la tensión respecto a ψ con la fórmula anterior como se muestra en la Tabla A.3.

Tabla A.3 Variación del voltaje respecto a ψ para la línea entre los nodos 4-5.

$\Psi=0.0$	$V_1 = 0.4793$
$\Psi=0.1$	$V_1 = 0.4730$
$\Psi=0.2$	$V_1 = 0.4642$
$\Psi=0.3$	$V_1 = 0.4531$
$\Psi=0.4$	$V_1 = 0.4398$
$\Psi=0.5$	$V_1 = 0.4243$
$\Psi=0.6$	$V_1 = 0.4065$
$\Psi=0.7$	$V_1 = 0.3861$
$\Psi=0.8$	$V_1 = 0.3631$
$\Psi=0.9$	$V_1 = 0.3371$
$\Psi=1.0$	$V_1 = 0.3077$

Graficando el voltaje V_1 respecto a ψ para $0 \leq \psi \leq 1$ se obtiene el comportamiento creciente, como se muestra en la Figura A4.

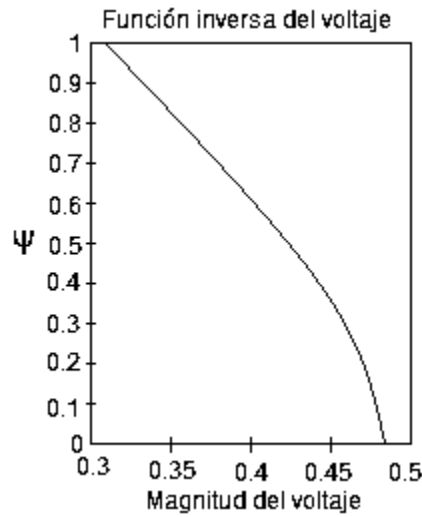


Figura A3 Curva de voltaje en el nodo 1, debida a fallas en la línea 4-5

Entonces para el rango de $(0.30 \leq V_1 \leq 0.35)$ se tiene el límite menor de $\psi=1$ cuando $V_1 = 0.3077$ y para cuando $V_1 = 0.35$ se obtiene un $\psi=0.8518$ como límite mayor, con un $\lambda= 4$ fallas/año, por lo tanto:

$$N(0.30 \leq V_1 \leq 0.35) = \lambda \int_1^{0.8518} g(\psi) d\psi = \lambda \int_1^{0.8518} (1) d\psi = \lambda \psi \Big|_1^{0.8518} = -4(0.8518 - 1)$$

$$N(0.30 \leq V_1 \leq 0.35) = 0.5930$$

$$N(0.35 \leq V_1 \leq 0.40) = \lambda \int_{0.8518}^{0.6331} (1) d\psi = \lambda \psi \Big|_{0.8518}^{0.6331} = -4(0.6331 - 0.8518) = 0.8746$$

$$N(0.40 \leq V_1 \leq 0.45) = \lambda \int_{0.6331}^{0.3251} (1) d\psi = \lambda \psi \Big|_{0.6331}^{0.3251} = -4(0.3251 - 0.6331) = 1.2319$$

$$N(0.45 \leq V_1 \leq 0.50) = \lambda \int_{0.3251}^0 (1) d\psi = \lambda \psi \Big|_{0.3251}^0 = -4(0 - 0.3251) = 1.3006$$

Entonces para obtener los sags/año para el nodo 1

$$N_{nodo1}(0.30 \leq V_1 \leq 0.35) = 0 + 0.3358 + 0.5930 = 0.9288$$

$$N_{nodo1}(0.35 \leq V_1 \leq 0.40) = 0 + 0.4667 + 0.8746 = 1.3413$$

$$N_{nodo1}(0.40 \leq V_1 \leq 0.45) = 0 + 0.5662 + 1.2319 = 1.7981$$

$$N_{nodo1}(0.45 \leq V_1 \leq 0.50) = 0.1936 + 0.7031 + 1.3006 = 2.1973$$

$$N_{nodo1}(0.50 \leq V_1 \leq 0.55) = 0.5744 + 0.9004 + 0 = 1.4748$$

$$N_{nodo1}(0.55 \leq V_1 \leq 0.60) = 0.7968 + 1.2047 + 0 = 2.0015$$

$$N_{nodo1}(0.60 \leq V_1 \leq 0.65) = 1.2064 + 1.7308 + 0 = 2.9372$$

$$N_{nodo1}(0.65 \leq V_1 \leq 0.70) = 3.024 + 2.0922 + 0 = 5.1162$$

$$N_{nodo1}(0.70 \leq V_1 \leq 0.75) = 10.2038 + 0 + 0 = 10.2038$$

Los resultados de los sags/año del nodo 1, se muestran en la Tabla A4:

Tabla A4 Probabilidad de Sags/año en el nodo 1, con método MAEH.

RANGOS DE VOLTAJE	SAGS/AÑO NODO1
$0.0 \leq V \leq 0.10$	0
$0.10 \leq V \leq 0.40$	2.2701
$0.40 \leq V \leq 0.70$	15.5260
$0.70 \leq V \leq 0.85$	10.2038
$0.85 \leq V \leq 0.90$	0
$0.90 \leq V \leq 1$	0
TOTAL	28